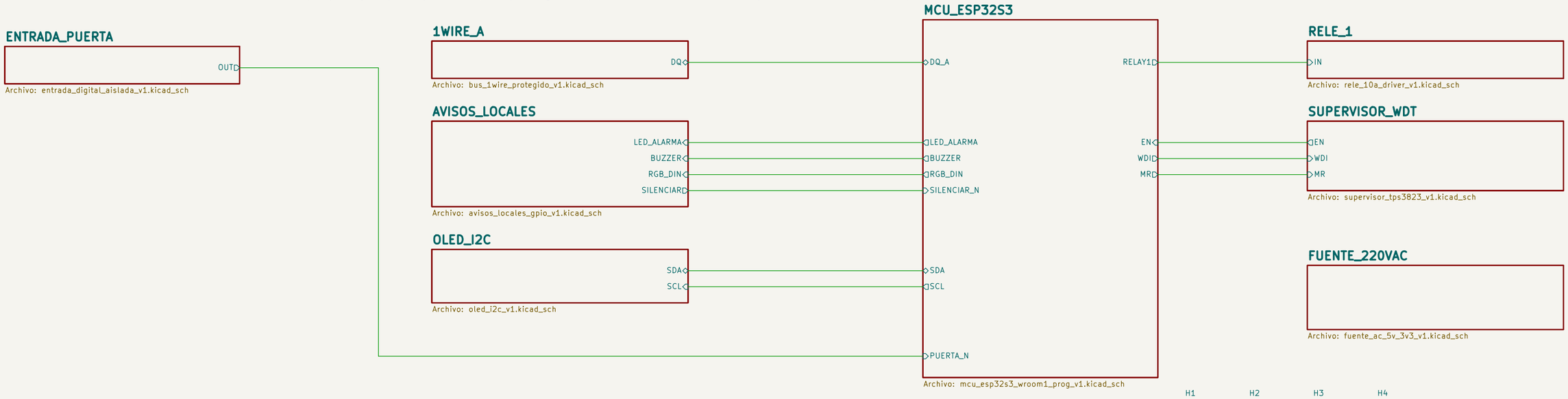
TERMOVIGIA v3 LITE — DIAGRAMA DE BLOQUES (rev B, 2026-09-21)

Cada bloque es una hoja de biblioteca (M-03), la misma que usa la completa. Rieles por simbolo de power: +5V (HLK-5M05 o USB-C), +3V3 (LDO), +VAUX (5 V por 1k: puerta), GND.
Izquierda: entradas -> centro: MCU -> derecha: salidas. Senales por pines jerarquicos y CABLES (0 etiquetas globales). Cada modulo entra a su riel por una R de 0 ohm (M-21).



H1-H4: M3 en (4,4) (56,4) (4,96) (56,96) mm — PCB 60 x 100, 2 capas

QUE TIENE Y QUE NO (P16, Matias 21-sep: dos PCB con los mismos bloques)

Tiene: 220 VAC en placa (HLK-5M05), S3 con USB-C + ESD + supervisor, 1 bus 1-Wire (2 sondas), 1 rele G2RL (aislacion reforzada, 5 A resistivo declarados), puerta (contacto seco de fabrica), LED rojo + buzzer + RGB, OLED, UART0, testpoints.
No tiene: 4G, bateria, PT100, 4-20 mA, RS-485, analogico, microSD, RTC, sirena, expansion: para eso esta la completa (misma biblioteca, mismo firmware).
Fuente: HLK-5M05 directo a 5 V (no HLK-20M24 + buck): la LITE solo pide 5 V; ~USD 4,5 menos por placa y 8 codigos Extended menos (hoja FUENTE, K1).

TABLA GPIO (fuente unica: v3_lite/proyecto.py MCU_GPIO) — la version para @firmware es PINOUT_LITE.md

GPIO	senal	modulo / nota
0	BOOT	boton BOOT / provision WiFi (strapping, pull-up)
4	DQ_A	1-Wire (2 sondas DS18B20)
5	PUERTA_N	puerta abierta (entrada aislada EL817, activo bajo)
6	RELAY1	rele 1 (HIGH = ON)
7	SILENCIAR_N	boton SILENCIAR (activo bajo, 10k + 100 nF)
8	SDA	I2C: OLED 0x3C
9	SCL	I2C
19	USB_DN	USB nativo D-
20	USB_DP	USB nativo D+
41	LED_ALARMA	LED rojo de alarma (HIGH = prende; = SIRENA de la completa)
43	TXD0	UART0 header J1 (consola)
44	RXD0	UART0 header J1
46	BUZZER	buzzer (HIGH = suena; strapping: 12k2 a GND)
47	WDI	watchdog TPS3823 (conmutar <= 0,8 s)
48	RGB_DIN	LED RGB WS2812B (RMT)

Libres (NC): 1-3, 10-18, 21, 35-40, 42, 45. 26-32: flash/PSRAM. Mismos GPIO que la completa E.1 en las senales compartidas.

PROTOTIPO rev B — 2026-09-21
@esquematico (Claude) para M. Alegre — DISENO_LITE.md, PINOUT_LITE.md
Mismos modulos que la v3 completa (M-03); config v3_lite/proyecto.py
S3 + 1-Wire (2 sondas) + rele 5 A resistivo + puerta + buzzer + RGB + OLED; 220 VAC
Pandemonium (PNDM) — Termovigia

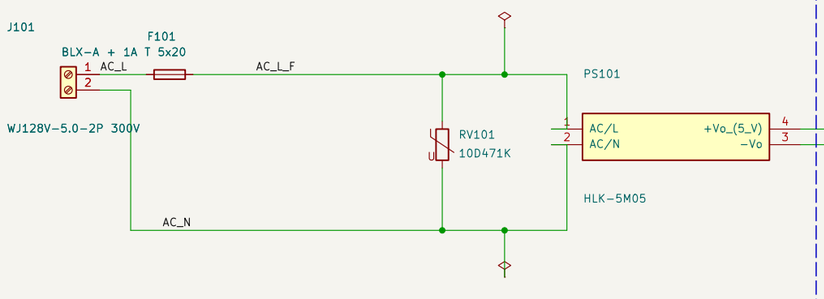
Sheet: /
File: termovigia_v3_lite.kicad_sch

Title: TERMOVIGIA v3 LITE — diagrama de bloques

Size: A3	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 1/9

FUENTE 220 VAC -> MODULO HLK-5M05 -> +5V -> LDO +3V3 (LITE, SIN BATERIA) + +VAUX 5 V LIMITADO | fuente_ac_5v_3v3_v1

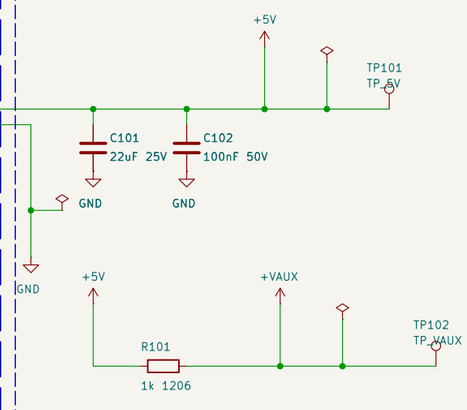
1) PRIMARIO 220 VAC (zona HV: 6,4 mm a todo lo demas)



PELIGRO 220 V (primario)

BARRERA 2,5 kVAC

2) SECUNDARIO SELV 5 V



K1 Por que HLK-5M05 y no el arbol de la completa (HLK-20M24 + TPS54360, precios API JLC 21-sep x10): la LITE no tiene lazo 4-20 mA, sirena de 24 V, bateria ni 4G, solo pide 5 V. HLK-20M24 4,77 + TPS54360 + L 22 uH + SS36 x2 + PTC 2920 x2 + SMBJ30A + 100 uF 50 V + jack = ~USD 7 y 9 codigos Extended (9 x 3,07 = USD 28 por pedido): HLK-5M05 2,51 y 1 codigo. Ahorro ~USD 4,5 por placa + USD 25 por pedido. Riesgo: un solo modulo sin buck detras (si falla, placa muerta) = igual que la completa.

K2 Balance +5V (pico): S3 TX WIFI 0,355 A (por el LDO) + rele 0,080 (G2RL, E.2) + buzzer 0,03 + RGB 0,036 (blanco) + LEDs 0,01 + sondas 0,005 + OLED 0,02 = 0,54 A pico, 0,19 A tipico (S3 modem-sleep + rele). HLK-5M05: 1 A nominal, >= 1,2 A pico (hoja p.3): margen 1,9x en pico, 5,3x tipico.

K3 M-10 peor caso -> rating: red 242 Vrms (+10 %) -> 342 Vpk: bornera 300 V, MOV 10D471K 300 VAC / 385 Vdc (clamp 775 V a 25 A), modulo 85-265 VAC. Fusible: 5 W / 0,70 / 85 V = 0,084 A continuo (peor caso a 85 VAC) -> 1 A T (12x): inrush del modulo <= 10 A (hoja p.2) << I2t del 1 A T. C1: 5,2 V max en 25 V (21 %; X5R 0805 a 5 V conserva ~60 % = 13 uF). R1: corto 5 V / 1k = 25 mW en 1206 de 250 mW (10 %).

K4 Layout (@pcb): AC_L / AC_L_F / AC_N = netclass HV_220VAC (patron /FUENTE_220VAC/AC_*): >= 6,4 mm de clearance y creepage a SELV, keepout en las 2 capas, ranura de 2 mm bajo la barrera del modulo, cobre del primario solo en F.Cu, 'PELIGRO 220 V' en serigrafia. C1/C2 pegados a los pines 3-4 del modulo.

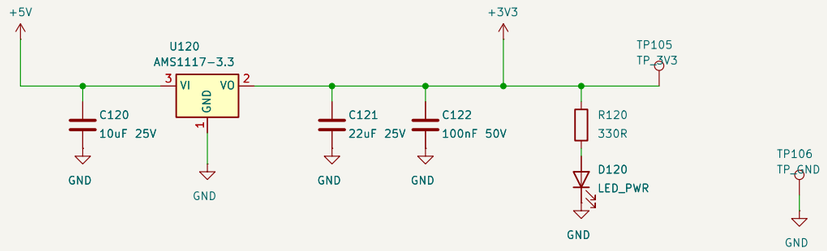
K5 Sin bateria (decision LITE): sin 4G, en un corte de luz el router del comercio tambien se apaga y el equipo no puede avisar; una Li-ion solo mantendria el buzzer local. Costo evitado: BQ24075 + TPS61023 + DW01A/FS8205A + portapila + NTC + L = ~USD 2,4 + 7 Extended (USD 21 por pedido) + la celda (USD 5). El corte se registra igual: al volver la red el servidor ve el hueco y el firmware lo informa (motivo de reset POWERON).

K6 +VAUX (5 V por R1 1k): contacto seco de la puerta en la entrada aislada. IF = (5 - 1,2) / (1k + 2 x 1k) = 1,27 mA; EL817 bin C (CTR >= 200 % a 5 mA, ~0,7 de eso a 1,3 mA) -> Ic >= 1,8 mA >> 0,33 mA del pull-up 10k: satura con margen 5x.

K7 Programar sin red: el USB-C entrega 4,7 V a +5V por D301 (B5819W, hoja MCU). Con 220 V y USB a la vez, +5V = 5,0 V del modulo y D301 queda en inversa (el USB no entrega); sin 220 V el modulo solo toma unos mA por su salida (rectificador en inversa + realimentacion). Nunca conectar la PC con 220 V en la bornera sin aislador USB.

K8 Aislacion y certificacion (LITE rev B, L-M1): la hoja del HLK-5M05 dice 3000 VAC en p.1 y 2500 VAC en p.8 (seguridad): se toma 2500. Sin certificacion de componente (p.7: UL/CE los hace el cliente). Evaluado 21-sep (API JLC): YLPTEC LS05-13B05R3 (4 kVAC, declara IEC/UL 62368-1, USD 1,80) exige C 10 uF 450 V + CY 1 nF Y1 + R 12 ohm 3 W + filtro pi (mas caro y mas area de 220 V); Mean Well IRM-05-5 (3 kVAC, UL/TUV 62368-1 certificados, USD 4,90, huella 45,7 x 25,4) = reemplazo si un cliente pide certificacion. Queda el HLK-5M05 con el riesgo escrito (DISENO_LITE 5).

3) LDO 3,3 V (AMS1117-3.3) DESDE +5V (LITE: sin bateria) + LED de encendido + masa de prueba



K9 3V3 LITE: S3 medio 0,05-0,12 A, pico WiFi 0,355 A: + DS18B20 x2 3 mA + TPS3823 + OLED 20 mA. P = (5 - 3,3) x 0,15 = 0,26 W medio (pico 0,6 W) en SOT-223 (60 C/W): +16 C.

Dropout AMS1117 1,1-1,3 V a 0,4 A: con +5V >= 4,8 V (HLK 5 V -4 % a plena carga) queda 3,5 V > 3,3 V. Con USB solo (VBUS - B5819W = 4,3-4,7 V) +3V3 = 3,0-3,4 V en el pico de TX: puede haber brown-out (PRUEBA paso 3).

Biblioteca: fuente_ac_5v_3v3_v1

ORIGEN: nuevo en Termovigia v3 LITE (2026-09-21, P16). Primario = el de fuente_ac_12v_v1 sin NTC (la hoja del HLK-5M05 pide solo fusible + varistor): LDO = bloque 3 de fuente_12v_5v_3v3_v1 (bloque_ldo, mismo dibujo).

PROBADO: NO probado en hardware. HLK-5Mxx: modulo de catalogo (hoja Hi-Link V2.5 p.7, circuito tipico).

USO: instanciar 1 vez. Sin pines jerarquicos: entrega +5V, +3V3 y +VAUX (5 V limitado) con PWR_FLAG. Redes AC_L, AC_L_F, AC_N = zona HV.

DEPENDE: nada (entra 220 VAC). El USB-C de la hoja MCU tambien inyecta +5V por su diodo.

GOTCHAS: 220 V en la placa: gabinete cerrado, prensacable, probar primero por USB (sin 220 V) y despues con lampara serie. HLK-5M05: -25 a +60 C ambiente (heladerias y carnicerias: dentro del salon, no en la camara).

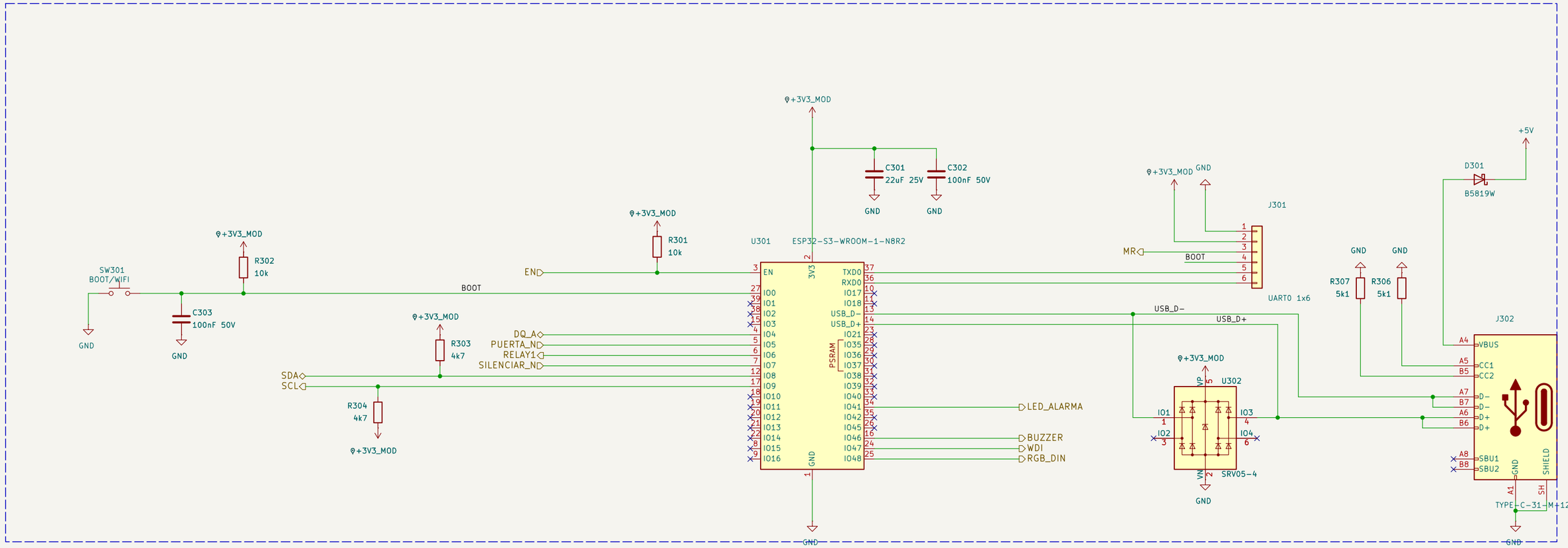
PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /FUENTE_220VAC/
File: fuente_ac_5v_3v3_v1.kicad_sch

Title: fuente_ac_5v_3v3_v1 - 220 VAC a +5V y +3V3

Size: A3	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 2/9

MCU ESP32-S3-WROOM-1-N8R2 + USB-C NATIVO (programacion y consola) + ESD + BOTON BOOT + HEADER UART0 | mcu_esp32s3_wroom1_prog_v1



K1 LITE: 15 de los 36 GPIO del modulo (1-Wire, rele, puerta, LED rojo, boton, buzzer, RGB, I2C del OLED, WDI, BOOT, USB, UART0). Los 21 libres llevan NC en el simbolo. Mismo modulo N8R2 que la completa (una sola compra, un solo firmware base con #define HW_TERMOVIGIA_V3_LITE).

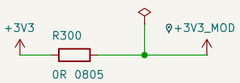
K2 N8R2: 8 MB flash (2 apps OTA de 3 MB + LittleFS 1,5 MB) + 2 MB PSRAM quad (no toca IO35-37). La LITE no necesita la PSRAM: se mantiene el N8R2 para no tener dos codigos.

K3 Pines: IO0 BOOT (strapping, pull-up); IO3/IO45/IO46 (strapping/JTAG) SIN USAR; IO19/20 USB; IO43/44 UART0 al header J1; IO41 con pull-up JTAG en el reset (el LED rojo puede destellar 1 ms). BUZZER en IO46 (strapping: 2k2 + 10k B-E a GND = 0 en el reset; sin chirrido P12). Mismos GPIO que la completa E.1: 1-Wire (4), rele (6), I2C (8/9), buzzer (46), WDI (47), RGB (48).

K4 USB en 2 capas (M-02): FR4 1,6 mm, H = 1,5 mm: con W 0,3 / S 0,2 el par da ~130-140 ohm diferencial (no 90). USB FS (12 Mbps, flancos >= 4 ns): el tramo es < 40 mm = 0,25 ns << 1/6 del flanco -> no hay linea de transmision; se rutea junto, sin vias, sobre GND. PINOUT_LITE 5.

K5 Banco 15-sep: el S3 quedaba en bootloader tras flashear y el COM cambiaba. Por eso: botones RESET (hoja SUPERVISOR) y BOOT, y J1 (UART0) como via de recuperacion.

AISLACION DE RIEL (rev D)



Rn00: 0R = corte y medicion del bloque
I esp. 20 mA modem-sleep; 95 mA RX; 355 mA pico TX

Biblioteca: mcu_esp32s3_wroom1_prog_v1

ORIGEN: nuevo en Termovigia v3 (2026-09-17). Decision de Matias 17-sep: 'vamos por el S3'. Circuito de referencia del datasheet del ESP32-S3-WROOM-1 (seccion Peripheral Schematics) sin el RC de EN (lo reemplaza el supervisor).

PROBADO: NO probado en hardware. Matias uso un S3 DevKit en el banco del 15-sep (USB nativo: queda en bootloader, hay que apretar RESET).

USO: instanciar 1 vez. Todas las senales salen por pines jerarquicos con el nombre de la funcion; el mapa GPIO vive en hoja_mcu.py (dict GPIO) y PINOUT.md se genera de ahi.

DEPENDE: +3V3, +5V, GND; supervisor_tps3823_v1 (maneja EN y recibe MR).

GOTCHAS: N8R2 (PSRAM quad): si se cambia a N8R8/N16R8 (octal) se pierden IO35-37 (CS_EXP, IO_EXP, EXP_INT). Strapping IO0/IO3/IO45/IO46: solo cargas que dejan el nivel de reset (K3). El firmware v3.1 es de ESP32 clasico: portar con #define HW_TERMOVIGIA_V3.

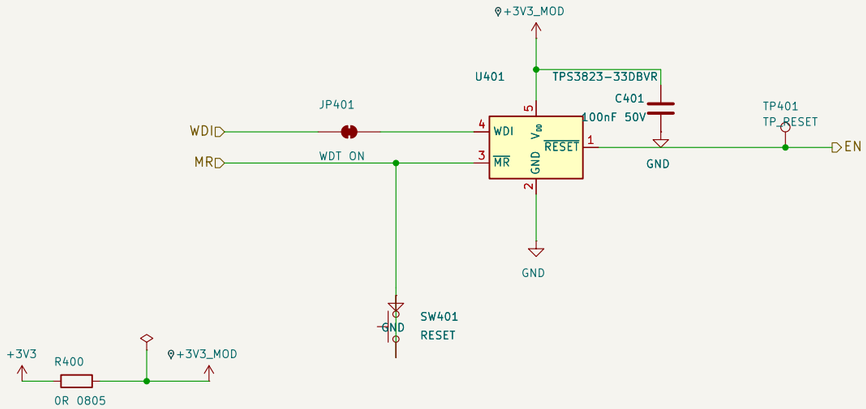
PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /MCU_ESP32S3/
File: mcu_esp32s3_wroom1_prog_v1.kicad_sch

Title: mcu_esp32s3_wroom1_prog_v1 - S3 + USB-C

Size: A3	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 3/9

SUPERVISOR DE TENSION + WATCHDOG EXTERNO + BOTON RESET | supervisor_tps3823_v1



Rn00: 0R = corte y medicion del bloque
I esp. 10 uA (TPS3823 5 uA tip.)

Biblioteca: supervisor_tps3823_v1

ORIGEN: nuevo en Termovigia v3 (2026-09-17). Circuito de la hoja de datos TI SLVS165O (TPS3823-33: reset 200 ms, WDT 1,6 s, MR con pull-up).

PROBADO: NO probado en hardware. Premisa 'WDI al aire = watchdog deshabilitado' verificada en el PDF por @verificador (rev A).

USO: una instancia. EN (salida push-pull) al EN del MCU; WDI desde un GPIO; MR desde el boton y el header UART0.

DEPENDE: +3V3, GND.

GOTCHAS: nunca conectar el boton ni el header a EN (cortocircuitarian la salida push-pull): van a MR. JP1 cortado = sin watchdog.

K1 Por que un supervisor externo si el S3 tiene RWDT y brown-out: (a) flanco limpio de EN con fuentes lentas (arranque del buck + LDO): RESET se suelta 200 ms DESPUES de 2,93 V; (b) el watchdog externo no depende del firmware ni del reloj del S3: si el chip queda colgado con el RWDT deshabilitado (bug, OTA a medias) igual resetea; (c) un equipo de alarma que se cuelga en silencio es el peor modo de falla del producto.

K2 WDI: el firmware conmuta IO47 cada <= 0,8 s (timeout 1,6 s tip., 0,9 s min). Con IO47 en alta impedancia (boot, descarga de firmware) el TPS3823 DESHABILITA el watchdog: no interrumpe un flasheo. La tarea que conmuta WDI es la de supervision (la que chequea sondas + red), no un timer.

K3 RESET push-pull maneja EN directo (R1 10k del MCU queda en paralelo, sin efecto). El boton y el pin RST del header van a MR, NUNCA a EN (cortocircuitarian la salida).

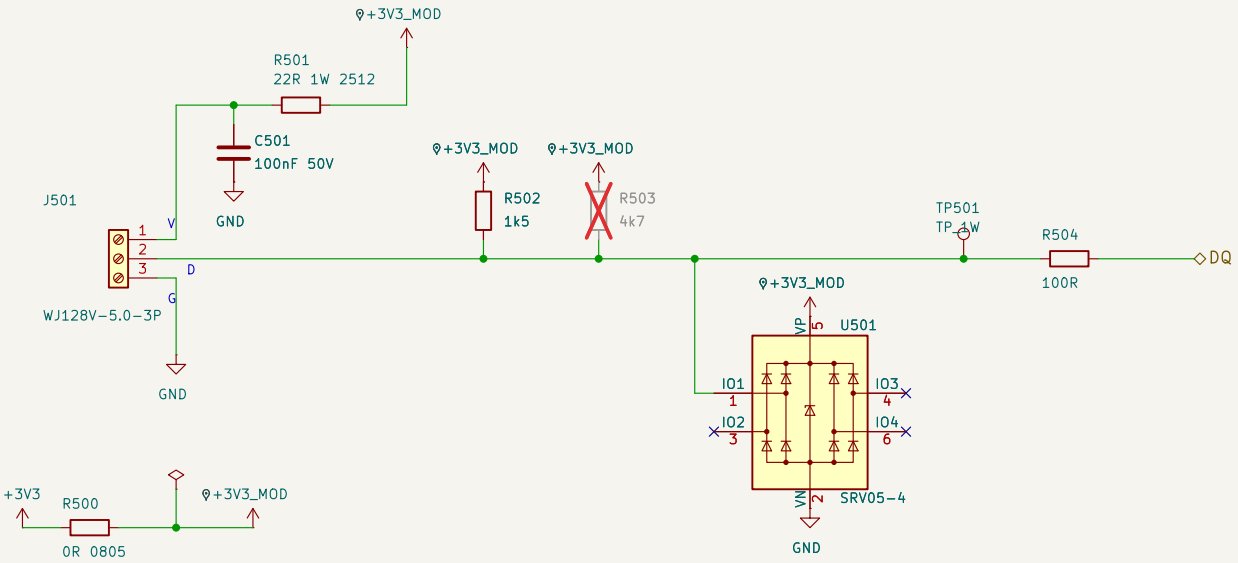
PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /SUPERVISOR_WDT/
File: supervisor_tps3823_v1.kicad_sch

Title: supervisor_tps3823_v1 - reset + watchdog

Size: A3	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 4/9

BUS 1-WIRE PROTEGIDO (DS18B20, FRIO) | bus_1wire_protegido_v1



Rn00: 0R = corte y medicion del bloque
I esp. < 5 mA (3 sondas convirtiendo 1,5 mA c/u + pull-up 1k5)

K1 Pull-up: el que muestrea es el S3 (VIH 0,75 x 3,3 = 2,48 V): t = 1,386 x R x C.
37 m Cat5e (56 pF/m) + 3 sondas = 2,15 nF: 1k5 -> 4,5 us (margen 2,2x sobre los 10 us de OneWire). 4k7 -> 14 us: NO anda.
La sonda hunde 3,3/1k5 = 2,2 mA de los 4 mA que garantiza a 0,4 V (1,8x).

K2 Un bus por camara / reefer: nunca dos troncos en el mismo pin (estrella en el master = reflexiones).
Cadena con stubs <= 3 m. Hasta 8 sondas: 8 x 1,5 mA x 22 ohm = 0,26 V -> 3,04 V en la sonda (min 3,0 V).

K3 M-10: R1 ve 3,3 V en corto = 0,5 W -> 2512 de 1 W.
SRV05-4: +-8 kV contacto (IEC 61000-4-2).
0xB4 (Read Power Supply) detecta una sonda sin VCC (modo parasito): el firmware lo chequea al arrancar.

Biblioteca: bus_1wire_protegido_v1

ORIGEN: Termovigia Mini bloque 2 (2k2 + 100R + TVS P6KE6.8CA + clamps 1N4148), rev: pull-up 1k5 por el banco del 2026-09-15 y TVS de 1 nF reemplazado por SRV05-4 (pendiente anotado el 2026-09-08).
PROBADO: topologia R serie + pull-up: Mini y Mini LITE en banco, 37 m en cadena, 0 errores de CRC (2026-09-15). El SRV05-4 en este bus: NO probado.
USO: una instancia por bus. Pin jerarquico DQ a un GPIO con OneWire. Bornera V-D-G.
DEPENDE: +3V3, GND.
GOTCHAS: no bajar el pull-up de 1 k (VOL de la sonda). El cable: DQ y GND en el MISMO par trenzado.

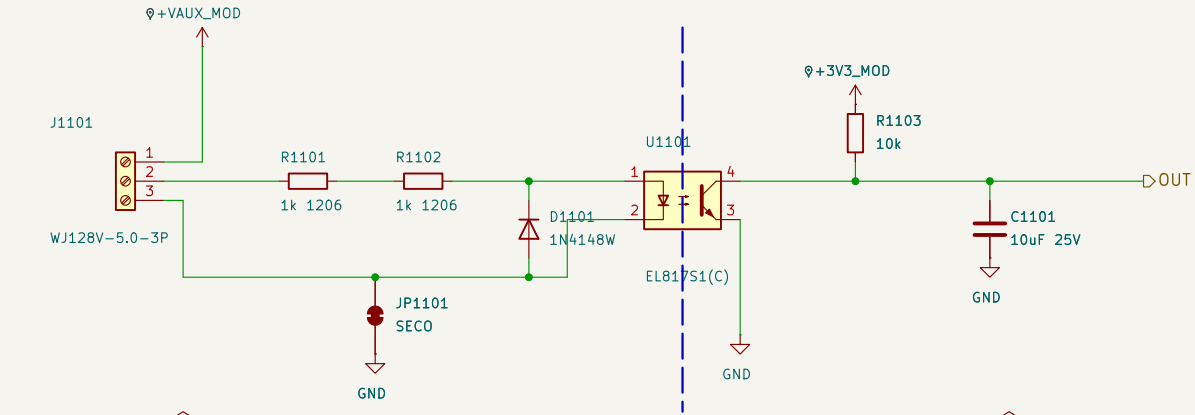
PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /1WIRE_A/
File: bus_1wire_protegido_v1.kicad_sch

Title: bus_1wire_protegido_v1 - DS18B20 (frio)

Size: A4 | Date: 2026-09-21 | **Rev: B**
KiCad E.D.A. 10.0.0 | Id: 5/9

ENTRADA DIGITAL AISLADA 12–24 V DC/AC O CONTACTO SECO (PC817) | entrada_digital_aislada_v1



Rn00: 0R = corte y medicion del bloque
I esp. 5,4 mA a 12 V / 11,4 mA a 24 V por entrada activa

Rn90: 0R = corte y medicion del bloque
I esp. 0,3 mA con la entrada activa (pull-up 10k)

K1 IF = (V − 1,2) / 2k: 12 V -> 5,4 mA, 24 V -> 11,4 mA. CTR >= 50 % -> Ic >= 2,7 mA >> 0,33 mA del pull-up: satura (< 0,2 V). Senal presente = OUT en 0.

K2 M-10: a 24 V cada R disipa 11,4 mA^2 x 1k = 0,13 W -> 1206 de 0,25 W (52 %). Con una sola R de 2k2 0603 (0,1 W) se quemaria: por eso dos.

K3 CA 24 V: media onda por D1; el hueco de 10 ms carga C1 solo a 3,3 x (1 − e^−0,1) = 0,33 V < VIL: OUT queda en 0 estable. Al soltar, sube a VIH en tau x ln4 = 140 ms.

K4 Contacto seco: cablear +VAUX (1) -> contacto -> IN+ (2) y cerrar JP1 (IN− a GND). 220 VAC NUNCA entra aca: rele auxiliar externo.

Usos tipicos: puerta (reed), defrost del reefer, falla de compresor, presostato. 4 instancias (M-05: maximo 8, las otras 4 por expansion I2C).

K5 JP1 CERRADO DE FABRICA (E.2, L-M2): la placa sale con la entrada VIVA para contacto seco (la puerta). +VAUX 5 V por 1k: IF = (5 − 1,2) / 3k = 1,27 mA. Senal de tension aislada: cortar el puente.

Biblioteca: entrada_digital_aislada_v1

ORIGEN: Termovigia Base v2 hoja 2 bloque 3 y Mini bloque 7 (PC817 + 2k2 0,5 W + 1N4148 + RC 100 ms), con la R partida en 2 x 1206, el puente de contacto seco y el opto en SMD (EL817S1, rev C: saca 4 THT).

PROBADO: circuito PC817 + RC: dibujado y auditado en v2/Mini; en hardware solo la version de v1_modulos (kit cableado, Cerro Moro). JP1: nuevo.

USO: una instancia por entrada. Pin OUT (activo bajo, 3,3 V) a un GPIO o a un pin del PCF8574.

DEPENDE: +3V3, GND, +VAUX (solo si se usa contacto seco).

GOTCHAS: creepage >= 6 mm bajo el PC817; las pistas de J1/R1/R2/D1 no cruzan la barrera.

PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) — Termovigia

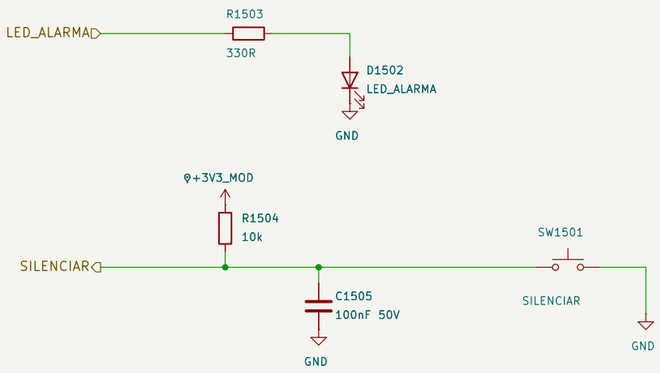
Sheet: /ENTRADA_PUERTA/
File: entrada_digital_aislada_v1.kicad_sch

Title: entrada_digital_aislada_v1 — puerta

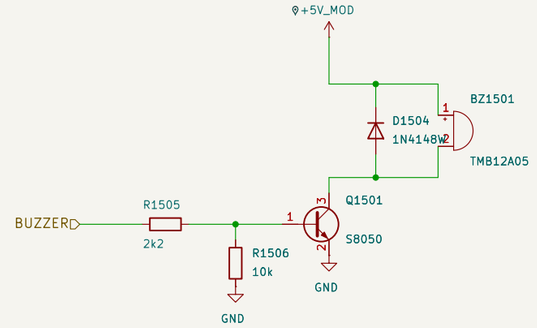
Size: A4	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 6/9

AVISOS LOCALES POR GPIO: LED ROJO DE ALARMA, BOTON SILENCIAR, BUZZER, LED RGB (sin expansor I2C) | avisos_locales_gpio_v1

1) LED ROJO DE ALARMA (GPIO41, activo alto) Y BOTON SILENCIAR (GPIO7, activo bajo)



2) BUZZER 5 V (GPIO42)



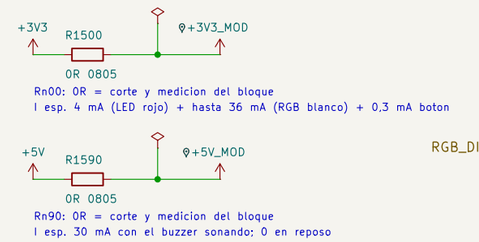
K1 Sin PCF8574 (LITE): sobran GPIO (15 usados de 36), asi que el LED rojo y el boton van directo. Sale el expansor (USD 0,6 + 1 codigo Extended) y su direccion I2C.

K2 LED_ALARMA en IO41 = el pin de SIRENA de la completa: el firmware que prende la sirena prende este LED (misma semantica). IO41 tiene pull-up JTAG en el reset: el LED puede parpadear 1 ms al arrancar (P12, sin consecuencia en un LED).

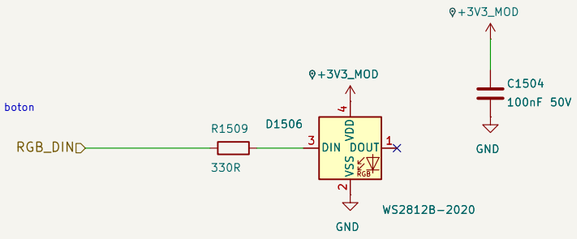
K3 Buzzer: el mismo bloque de la completa (Q1 S8050, 1,2 mA de base, Ic 30 mA, B-E 10k: callado sin firmware), desde +5V_MOD (en la LITE no hay riel respaldado).

K4 RGB WS2812B-2020 en IO48: verde = ok, azul = WIFI, amarillo = advertencia, rojo = alarma, violeta = provision. Boton SILENCIAR en IO7 con 10k + 100 nF (como BOOT).

3) AISLACION DE RIELES (M-21)



4) LED RGB DE ESTADO



Biblioteca: avisos_locales_gpio_v1

ORIGEN: nuevo en Termovigia v3 LITE (2026-09-21, P16): avisos_locales_pcf8574_v1 sin expansor ni sirena. Buzzer y RGB = los bloques de esa hoja (bloque_buzzer / bloque_rgb).

PROBADO: buzzer: Mini/kit v1 en campo. LED y boton por GPIO: circuito trivial, NO probado en esta placa.

USO: una instancia. LED_ALARMA, BUZZER, RGB_DIN desde GPIO; SILENCIAR (activo bajo) a un GPIO.

DEPENDE: +3V3, +5V, GND.

GOTCHAS: no colgar cargas de potencia de los GPIO. Para sirena: usar la completa (avisos_locales_pcf8574_v1).

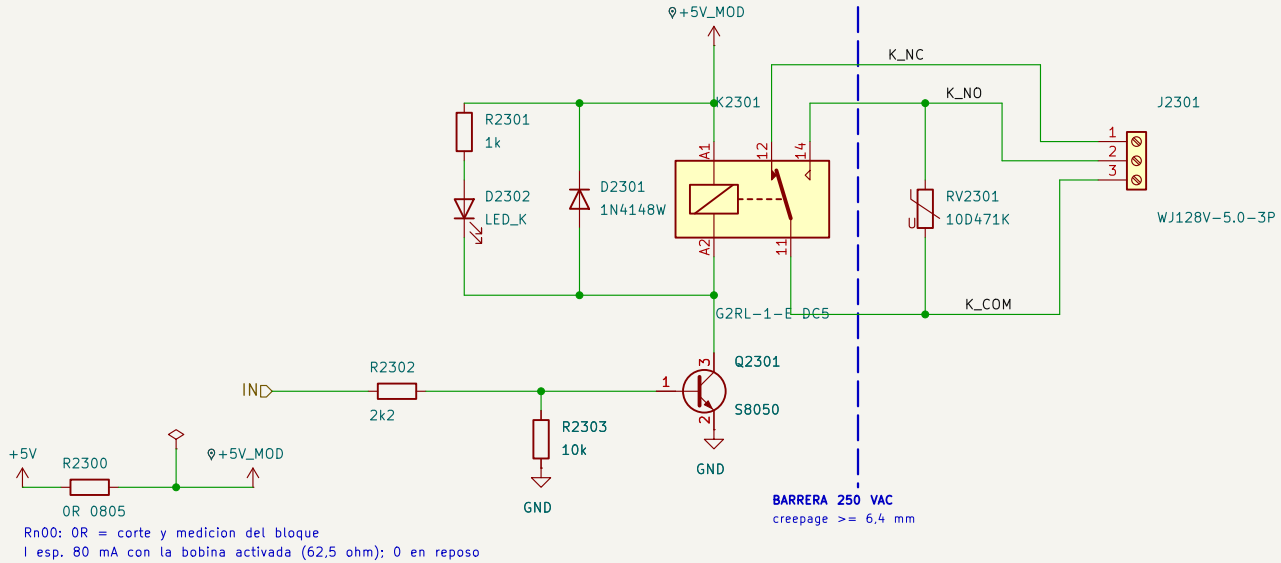
PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /AVISOS_LOCALES/
File: avisos_locales_gpio_v1.kicad_sch

Title: avisos_locales_gpio_v1 - avisos por GPIO

Size: A3 | Date: 2026-09-21 | **Rev: B**
KiCad E.D.A. 10.0.0 | Id: 7/9

SALIDA DE RELE 250 VAC (OMRON G2RL-1-E, AISLACION REFORZADA BOBINA-CONTACTO) CON DRIVER, LED, MOV | rele_10a_driver_v1



Rn00: 0R = corte y medicion del bloque
I esp. 80 mA con la bobina activada (62,5 ohm); 0 en reposo

K1 Bobina 80 mA (G2RL 5 V: 62,5 ohm, 400 mW; operate <= 70 % = 3,5 V, hoja p.2): Q1 S8050 (Ic 500 mA) con Ib 1,2 mA -> hFE forzado 68 < 120 min: saturado (Vce < 0,3 V). GPIO HIGH = rele ON.

K2 R3 10k B-E: con el GPIO en alta impedancia (arranque, reset, flasheo) Vbe = 0 -> el rele NO se pega. Regla del producto: sin firmware, todo apagado.

K3 Aislacion (E.2, N-A2): el SRD-05VDC era BASICA (1500 VAC bobina-contacto). G2RL-1-E: 5000 VAC bobina-contacto 1 min, clearance y creepage 8 mm min, 'Reinforced' (hoja Omron p.3 y p.7): del lado de la bobina queda SELV accesible (sondas, USB, entradas). Sin excepcion en el .kicad_dru: dentro de la huella la bobina (A1/A2) queda a 13 mm de borde a borde del NC.

K4 Contactos: 16 A 250 VAC resistivo (pieza): la PLACA declara 5 A resistivo (lo fija la pista, D23). Inductivo: AC15 3 A a 240 VAC en NO (hoja p.7): compresores y motores SOLO por contactor externo (la bobina del contactor si entra). MOV 10D471K (M-10: 250 Vrms x 1,41 = 353 Vpk < 470 V). Redes K_* = netclass RELE_250VAC (.kicad_dru: >= 6,4 mm a todo lo demas).

Escala M-05: 2 instancias en placa, maximo comercial 4 -> las 3 y 4 por expansion (PCF8574 + este mismo modulo en una placa hija). Huella 29 x 12,7 mm, 8 pines 1,3 mm (hoja p.6).

Biblioteca: rele_10a_driver_v1

ORIGEN: Termovigia Base v2 hoja 4 (BC547 + R B-E 10k + modulo de rele comercial) pasado a rele on-board + S8050 + MOV; E.2: Omron G2RL-1-E (aislacion reforzada) en lugar del Songle SRD.

PROBADO: driver BC547/S8050 con B-E 10k: auditado en v2 (H5). Rele on-board: NO probado por nosotros (G2RL: pieza de catalogo Omron, UL/VDE).

USO: una instancia por rele. Pin jerarquico IN (3,3 V, activo alto). Bornera NC / NO / COM.

DEPENDE: un riel de 5 V (parametro 'riel' de la placa: +5V_SYS en la completa, respaldado por la celda; +5V en la LITE), GND.

GOTCHAS: la bobina consume 80 mA del riel de 5 V cada rele: contarlos en el presupuesto del riel (en la completa, en la autonomia de la celda). Contacto: la corriente declarada la da la pista (parametro i_decl).

PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /RELE_1/
File: rele_10a_driver_v1.kicad_sch

Title: rele_10a_driver_v1 - rele G2RL, 5 A declarados

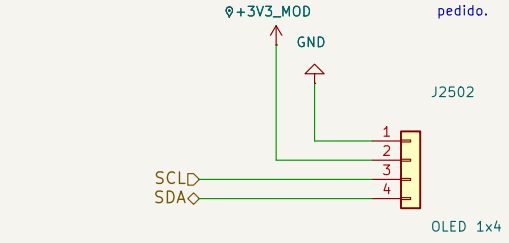
Size: A4	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 8/9

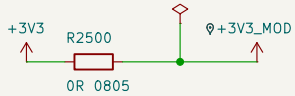
PANTALLA OLED 0,96'' I2C (HEADER 1x4) | oled_i2c_v1

K1 Header del OLED de la completa (bloque_oled de expansion_oled_v1) sin el conector de expansion 2x6: la LITE no se expande (M-05: para mas sondas, reles o 4G esta la completa).

K2 I2C: solo el OLED (0x3C); pull-ups 4k7 en la hoja MCU. El bus queda libre para un sensor I2C por el mismo header (p.ej. SHT31 0x44 de humedad).

K3 OLED 20 mA a 3,3 V; cable de 4 hilos <= 30 cm a la tapa. Primera tanda: header poblado, display a pedido.





Rn00: 0R = corte y medicion del bloque I esp. 10-20 mA con OLED 0,96'' encendido

Biblioteca: oled_i2c_v1

ORIGEN: nuevo en Termovigia v3 LITE (2026-09-21, P16): el header OLED de expansion_oled_v1 (orden GND-VCC-SCL-SDA auditado en v2, H4) solo.

PROBADO: orden de pines del OLED auditado en v2 (H4). Header: NO probado.

USO: una instancia. SDA/SCL al bus I2C del MCU.

DEPENDE: +3V3, GND, I2C.

GOTCHAS: verificar el orden de pines del modulo OLED comprado (hay modulos VCC-GND): el header esta en el orden de los comunes.

PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /OLED_I2C/
File: oled_i2c_v1.kicad_sch

Title: oled_i2c_v1 - header OLED I2C

Size: A4 | Date: 2026-09-21 | **Rev: B**
KiCad E.D.A. 10.0.0 | Id: 9/9