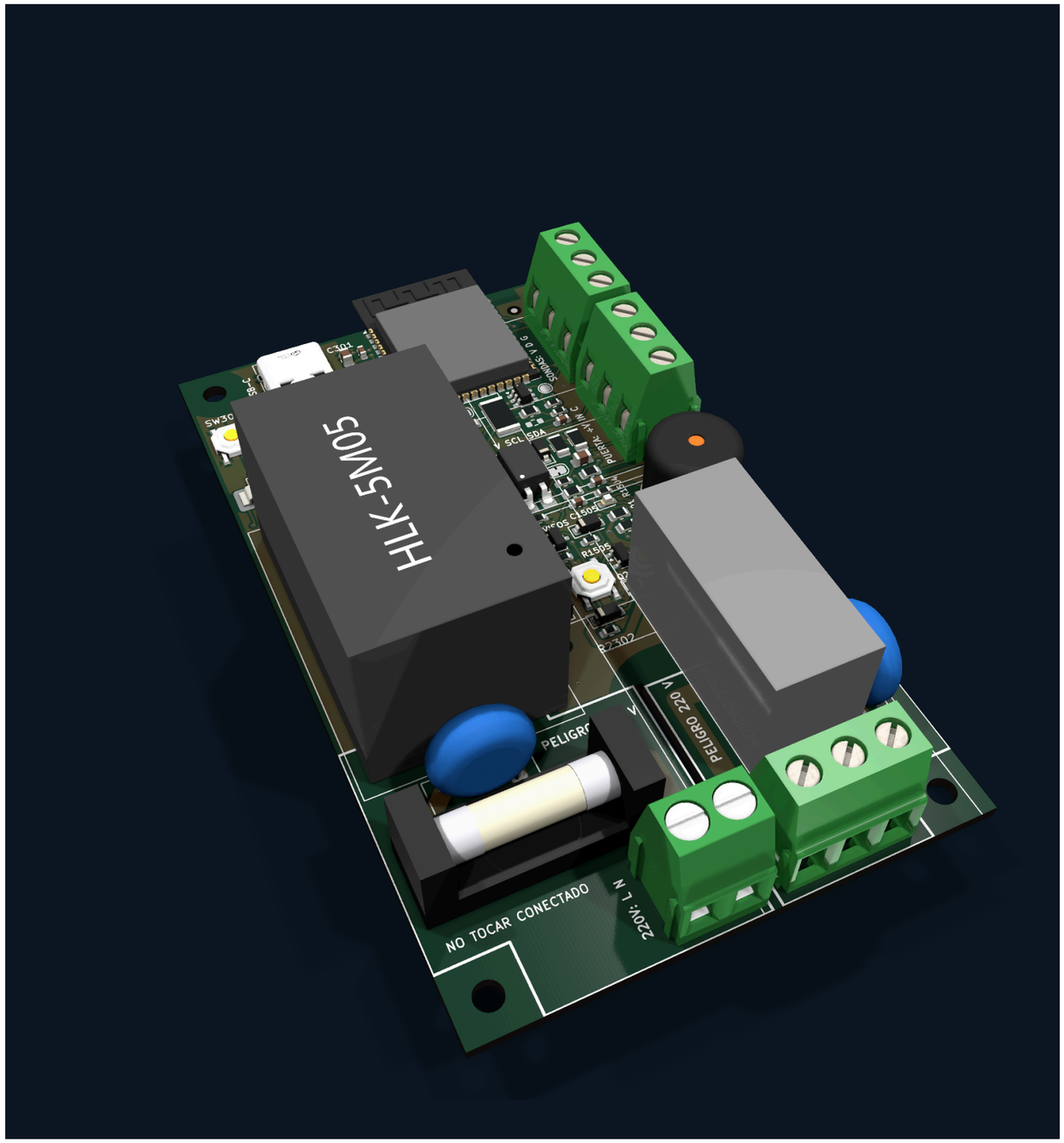
REVISIÓN DE DISEÑO ANTES DE FABRICAR · UTN FRBB · 24/09/2026

Termovigía v3 LITE

rev B · 60 × 100 mm · 2 capas · **ruteada: 0 conexiones pendientes**

Placa de comercio (carnicerías, heladerías, almacenes con una cámara o un freezer): 220 V en la placa, WiFi, 2 sondas 1-Wire, puerta, 1 relé y alarma local.

Esquemático · PCB por capas · zonas clave · 3D · datos para fabricar



PANDEMONIUM

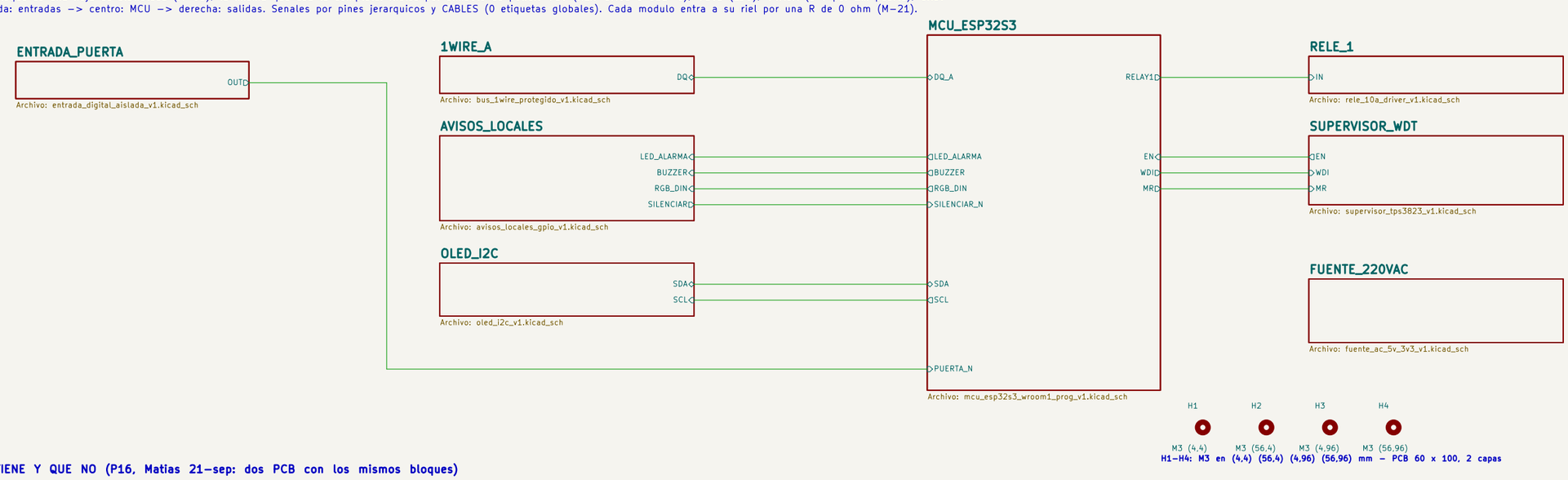
Matías Alegre · Pandemonium (PNDM) · Bahía Blanca, Argentina · UTN FRBB · Diseño y Manufactura de Circuitos Electrónicos · 24 de septiembre de 2026

Esquemático general (hoja raíz)

hoja 1 de 9 · vectorial, se puede ampliar

TERMOVIGIA v3 LITE — DIAGRAMA DE BLOQUES (rev B, 2026-09-21)

Cada bloque es una hoja de biblioteca (M-03), la misma que usa la completa. Rieles por simbolo de power: +5V (HLK-5M05 o USB-C), +3V3 (LDO), +VAUX (5 V por 1k: puerta), GND.
Izquierda: entradas -> centro: MCU -> derecha: salidas. Senales por pines jerarquicos y CABLES (0 etiquetas globales). Cada modulo entra a su riel por una R de 0 ohm (M-21).



QUE TIENE Y QUE NO (P16, Matias 21-sep: dos PCB con los mismos bloques)

Tiene: 220 VAC en placa (HLK-5M05), S3 con USB-C + ESD + supervisor, 1 bus 1-Wire (2 sondas), 1 rele G2RL (aislacion reforzada, 5 A resistivo declarados), puerta (contacto seco de fabrica), LED rojo + buzzer + RGB, OLED, UART0, testpoints.
No tiene: 4G, bateria, PT100, 4-20 mA, RS-485, analogico, microSD, RTC, sirena, expansion: para eso esta la completa (misma biblioteca, mismo firmware).
Fuente: HLK-5M05 directo a 5 V (no HLK-20M24 + buck): la LITE solo pide 5 V; -USD 4,5 menos por placa y 8 codigos Extended menos (hoja FUENTE, K1).

TABLA GPIO (fuente unica: v3_lite/proyecto.py MCU_GPIO) — la version para @firmware es PINOUT_LITE.md

GPIO	senal	modulo / nota
0	BOOT	boton BOOT / provision WiFi (strapping, pull-up)
4	DQ_A	1-Wire (2 sondas DS18B20)
5	PUERTA_N	puerta abierta (entrada aislada EL817, activo bajo)
6	RELAY1	rele 1 (HIGH = ON)
7	SILENCIAR_N	boton SILENCIAR (activo bajo, 10k + 100 nF)
8	SDA	I2C: OLED 0x3C
9	SCL	I2C
19	USB_DN	USB nativo D-
20	USB_DP	USB nativo D+
41	LED_ALARMA	LED rojo de alarma (HIGH = prende; = SIRENA de la completa)
43	TXD0	UART0 header J1 (consola)
44	RXD0	UART0 header J1
46	BUZZER	buzzer (HIGH = suena; strapping: 12k2 a GND)
47	WDI	watchdog TPS3823 (conmutar <= 0,8 s)
48	RGB_DIN	LED RGB WS2812B (RMT)

Libres (NC): 1-3, 10-18, 21, 35-40, 42, 45, 26-32: flash/PSRAM. Mismos GPIO que la completa E.1 en las senales compartidas.

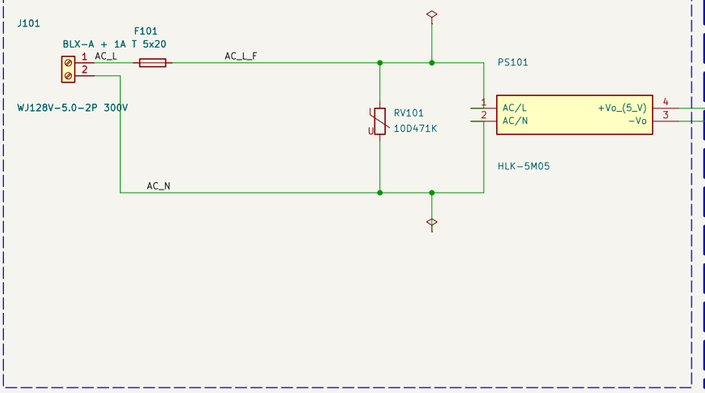
PROTOTIPO rev B — 2026-09-21
@esquematico (Claude) para M. Alegre — DISENO_LITE.md, PINOUT_LITE.md
Mismos modulos que la v3 completa (M-03): config v3_lite/proyecto.py
S3 + 1-Wire (2 sondas) + rele 5 A resistivo + puerta + buzzer + RGB + OLED; 220 VAC
Pandemonium (PNDM) — Termovigia
Sheet: /
File: termovigia_v3_lite.kicad_sch
Title: TERMOVIGIA v3 LITE — diagrama de bloques
Size: A3 | Date: 2026-09-21 | **Rev: B**
KiCad E.D.A. 10.0.0 | Id: 1/9

Esquemático · FUENTE_220VAC

hoja 2 de 9 · vectorial, se puede ampliar

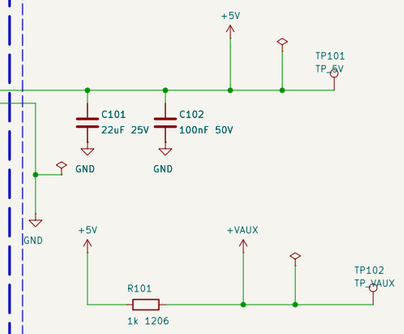
FUENTE 220 VAC -> MODULO HLK-5M05 -> +5V -> LDO +3V3 (LITE, SIN BATERIA) + +VAUX 5 V LIMITADO | fuente_ac_5v_3v3_v1

1) PRIMARIO 220 VAC (zona HV: 6,4 mm a todo lo demas)



PELIGRO 220 V (primario)

2) SECUNDARIO SELV 5 V



BARRERA 2,5 kVAC

K1 Por que HLK-5M05 y no el arbol de la completa (HLK-20M24 + TPS54360, precios API JLC 21-sep x10): la LITE no tiene lazo 4-20 mA, sirena de 24 V, bateria ni 4G, solo pide 5 V. HLK-20M24 4,77 + TPS54360 + L 22 uH + SS36 x2 + PTC 2920 x2 + SMBJ30A + 100 uF 50 V + jack = -USD 7 y 9 codigos Extended (9 x 3,07 = USD 28 por pedido); HLK-5M05 2,51 y 1 codigo. Ahorro -USD 4,5 por placa + USD 25 por pedido. Riesgo: un solo modulo sin buck detras (si falla, placa muerta) = igual que la completa.

K2 Balance +5V (pico): S3 TX WiFi 0,355 A (por el LDO) + rele 0,080 (G2RL, E.2) + buzzer 0,03 + RGB 0,036 (blanco) + LEDs 0,01 + sondas 0,005 + OLED 0,02 = 0,54 A pico, 0,19 A tipico (S3 modem-sleep + rele). HLK-5M05: 1 A nominal, >= 1,2 A pico (hoja p.3): margen 1,9x en pico, 5,3x tipico.

K3 M-10 peor caso -> rating: red 242 Vrms (+10 %) -> 342 Vpk: bornera 300 V, MOV 10D471K 300 VAC / 385 Vdc (clamp 775 V a 25 A), modulo 85-265 VAC. Fusible: 5 W / 0,70 / 85 V = 0,084 A continuo (peor caso a 85 VAC) -> 1 A T (12x): inrush del modulo <= 10 A (hoja p.2) << I2t del 1 A T. C1: 5,2 V max en 25 V (21 %: X5R 0805 a 5 V conserva -60 % = 13 uF). R1: corto 5 V / 1k = 25 mW en 1206 de 250 mW (10 %).

K4 Layout (@pcb): AC_L / AC_L_F / AC_N = netclass HV_220VAC (patron /FUENTE_220VAC/AC_*): >= 6,4 mm de clearance y creepage a SELV, keepout en las 2 capas, ranura de 2 mm bajo la barrera del modulo, cobre del primario solo en F.Cu, 'PELIGRO 220 V' en serigrafia. C1/C2 pegados a los pines 3-4 del modulo.

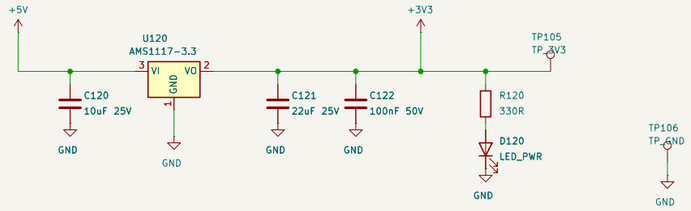
K5 Sin bateria (decision LITE): sin 4G, en un corte de luz el router del comercio tambien se apaga y el equipo no puede avisar: una Li-ion solo mantendria el buzzer local. Costo evitado: BQ24075 + TPS61023 + DW01A/FS8205A + portapila + NTC + L = -USD 2,4 + 7 Extended (USD 21 por pedido) + la celda (USD 5). El corte se registra igual: al volver la red el servidor ve el hueco y el firmware lo informa (motivo de reset POWERON).

K6 +VAUX (5 V por R1 1k): contacto seco de la puerta en la entrada aislada. IF = (5 - 1,2) / (1k + 2 x 1k) = 1,27 mA; EL817 bin C (CTR >= 200 % a 5 mA, -0,7 de eso a 1,3 mA) -> Ic >= 1,8 mA >> 0,33 mA del pull-up 10k: satura con margen 5x.

K7 Programar sin red: el USB-C entrega 4,7 V a +5V por D301 (B5819W, hoja MCU). Con 220 V y USB a la vez, +5V = 5,0 V del modulo y D301 queda en inversa (el USB no entrega): sin 220 V el modulo solo toma unos mA por su salida (rectificador en inversa + realimentacion). Nunca conectar la PC con 220 V en la bornera sin aislador USB.

K8 Aislacion y certificacion (LITE rev B, L-M1): la hoja del HLK-5M05 dice 3000 VAC en p.1 y 2500 VAC en p.8 (seguridad): se toma 2500. Sin certificacion de componente (p.7: UL/CE los hace el cliente). Evaluado 21-sep (API JLC): YLPTEC LS05-13B05R3 (4 kVAC, declara IEC/UL 62368-1, USD 1,80) exige C 10 uF 450 V + CY 1 nF Y1 + R 12 ohm 3 W + filtro pi (mas caro y mas area de 220 V); Mean Well IRM-05-5 (3 kVAC, UL/TUV 62368-1 certificados, USD 4,90, huella 45,7 x 25,4) = reemplazo si un cliente pide certificacion. Queda el HLK-5M05 con el riesgo escrito (DISENO_LITE 5).

3) LDO 3,3 V (AMS1117-3.3) DESDE +5V (LITE: sin bateria) + LED de encendido + masa de prueba



K9 3V3 LITE: S3 medio 0,05-0,12 A, pico WiFi 0,355 A; + DS18B20 x2 3 mA + TPS3823 + OLED 20 mA. P = (5 - 3,3) x 0,15 = 0,26 W medio (pico 0,6 W) en SOT-223 (60 C/W): +16 C.

Dropout AMS1117 1,1-1,3 V a 0,4 A: con +5V >= 4,8 V (HLK 5 V -4 % a plena carga) queda 3,5 V > 3,3 V. Con USB solo (VBUS - BSB19W = 4,3-4,7 V) +3V3 = 3,0-3,4 V en el pico de TX: puede haber brown-out (PRUEBA paso 3).

Biblioteca: fuente_ac_5v_3v3_v1

ORIGEN: nuevo en Termovigia v3 LITE (2026-09-21, P16). Primario = el de fuente_ac_12v_v1 sin NTC (la hoja del HLK-5M05 pide solo fusible + varistor): LDO = bloque 3 de fuente_12v_5v_3v3_v1 (bloque_ldo, mismo dibujo).

PROBADO: NO probado en hardware. HLK-5Mxx: modulo de catalogo (hoja Hi-Link V2.5 p.7, circuito tipico).

USO: instanciar 1 vez. Sin pines jerarquicos: entrega +5V, +3V3 y +VAUX (5 V limitado) con PWR_FLAG. Redes AC_L, AC_L_F, AC_N = zona HV.

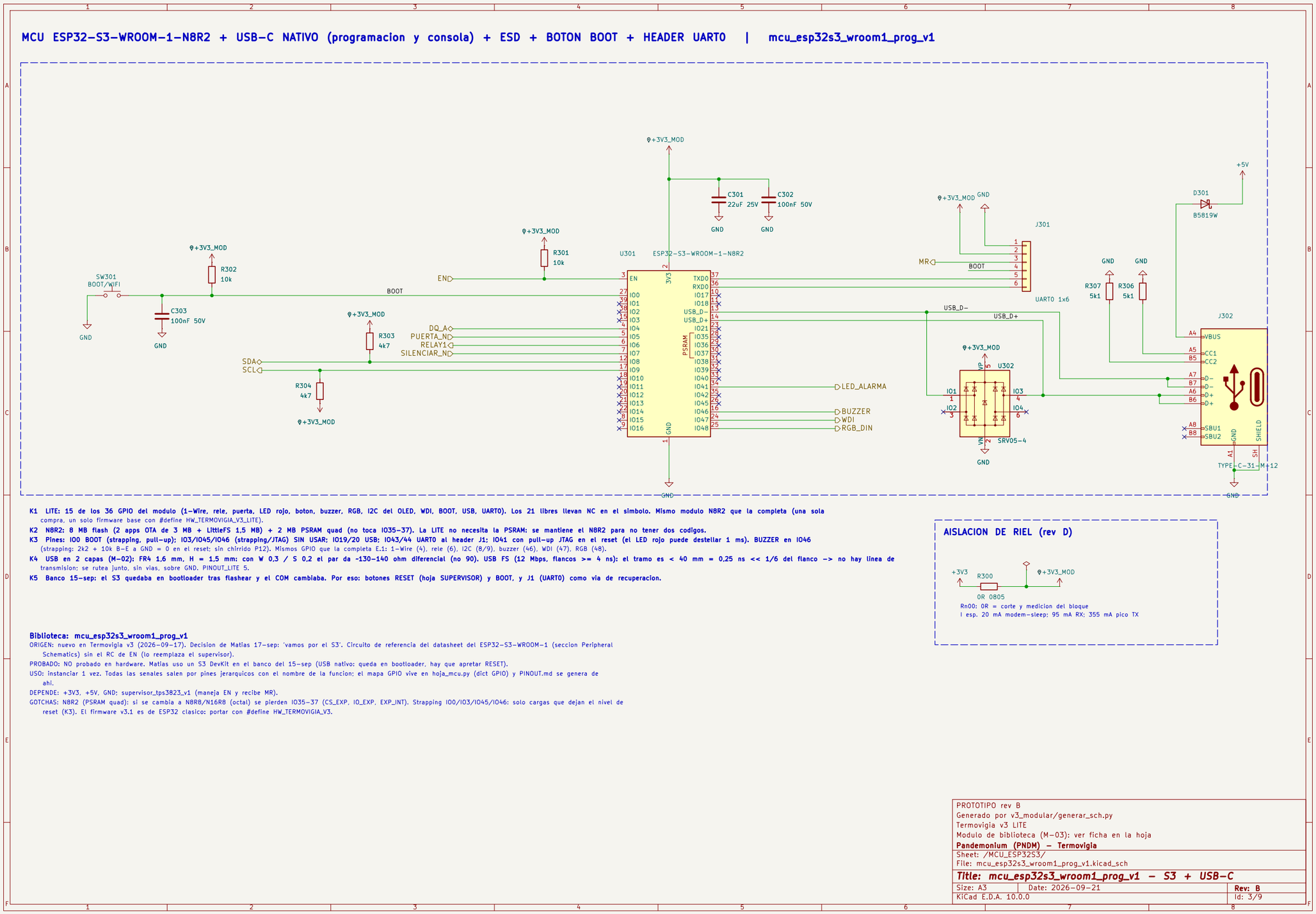
DEPENDE: nada (entra 220 VAC). El USB-C de la hoja MCU tambien inyecta +5V por su diodo.

GOTCHAS: 220 V en la placa: gabinete cerrado, prensacable, probar primero por USB (sin 220 V) y despues con lampara serie. HLK-5M05: -25 a +60 C ambiente (heladerias y carnicerias: dentro del salon, no en la camara).

PROTOTIPO rev B	
Generado por v3_modular/generar_sch.py	
Termovigia v3 LITE	
Modulo de biblioteca (M-03): ver ficha en la hoja	
Pandemonium (PNDM) - Termovigia	
Sheet: /FUENTE_220VAC/	
File: fuente_ac_5v_3v3_v1.kicad_sch	
Title: fuente_ac_5v_3v3_v1 - 220 VAC a +5V y +3V3	
Size: A3 / Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0	Id: 2/9

Esquemático · MCU_ESP32S3

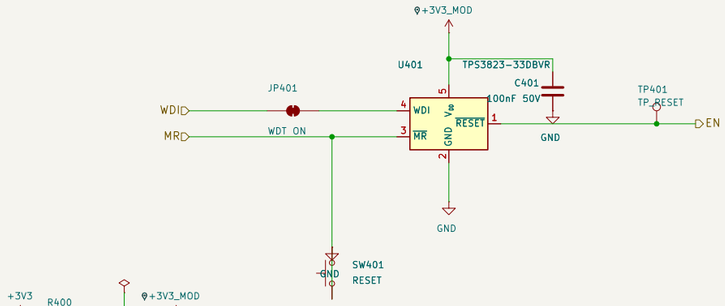
hoja 3 de 9 · vectorial, se puede ampliar



Esquemático · SUPERVISOR_WDT

hoja 4 de 9 · vectorial, se puede ampliar

SUPERVISOR DE TENSION + WATCHDOG EXTERNO + BOTON RESET | supervisor_tps3823_v1



Rn00: 0R = corte y medicion del bloque I esp. 10 uA (TPS3823 5 uA tip.)

K1 Por que un supervisor externo si el S3 tiene RWDT y brown-out: (a) flanco limpio de EN con fuentes lentas (arranque del buck + LDO): RESET se suelta 200 ms DESPUES de 2,93 V; (b) el watchdog externo no depende del firmware ni del reloj del S3: si el chip queda colgado con el RWDT deshabilitado (bug, OTA a medias) igual resetea; (c) un equipo de alarma que se cuelga en silencio es el peor modo de falla del producto.

K2 WDI: el firmware conmuta IO47 cada <= 0,8 s (timeout 1,6 s tip., 0,9 s min). Con IO47 en alta impedancia (boot, descarga de firmware) el TPS3823 DESHABILITA el watchdog: no interrumpe un flasheo. La tarea que conmuta WDI es la de supervision (la que chequea sondas + red), no un timer.

K3 RESET push-pull maneja EN directo (R1 10k del MCU queda en paralelo, sin efecto). El boton y el pin RST del header van a MR, NUNCA a EN (cortocircuitarian la salida).

Biblioteca: supervisor_tps3823_v1

ORIGEN: nuevo en Termovigia v3 (2026-09-17). Circuito de la hoja de datos TI SLVS1650 (TPS3823-33: reset 200 ms, WDT 1.6 s, MR con pull-up).

PROBADO: NO probado en hardware. Premisa 'WDI al aire = watchdog deshabilitado' verificada en el PDF por @verificador (rev A).

USO: una instancia. EN (salida push-pull) al EN del MCU; WDI desde un GPIO; MR desde el boton y el header UART0.

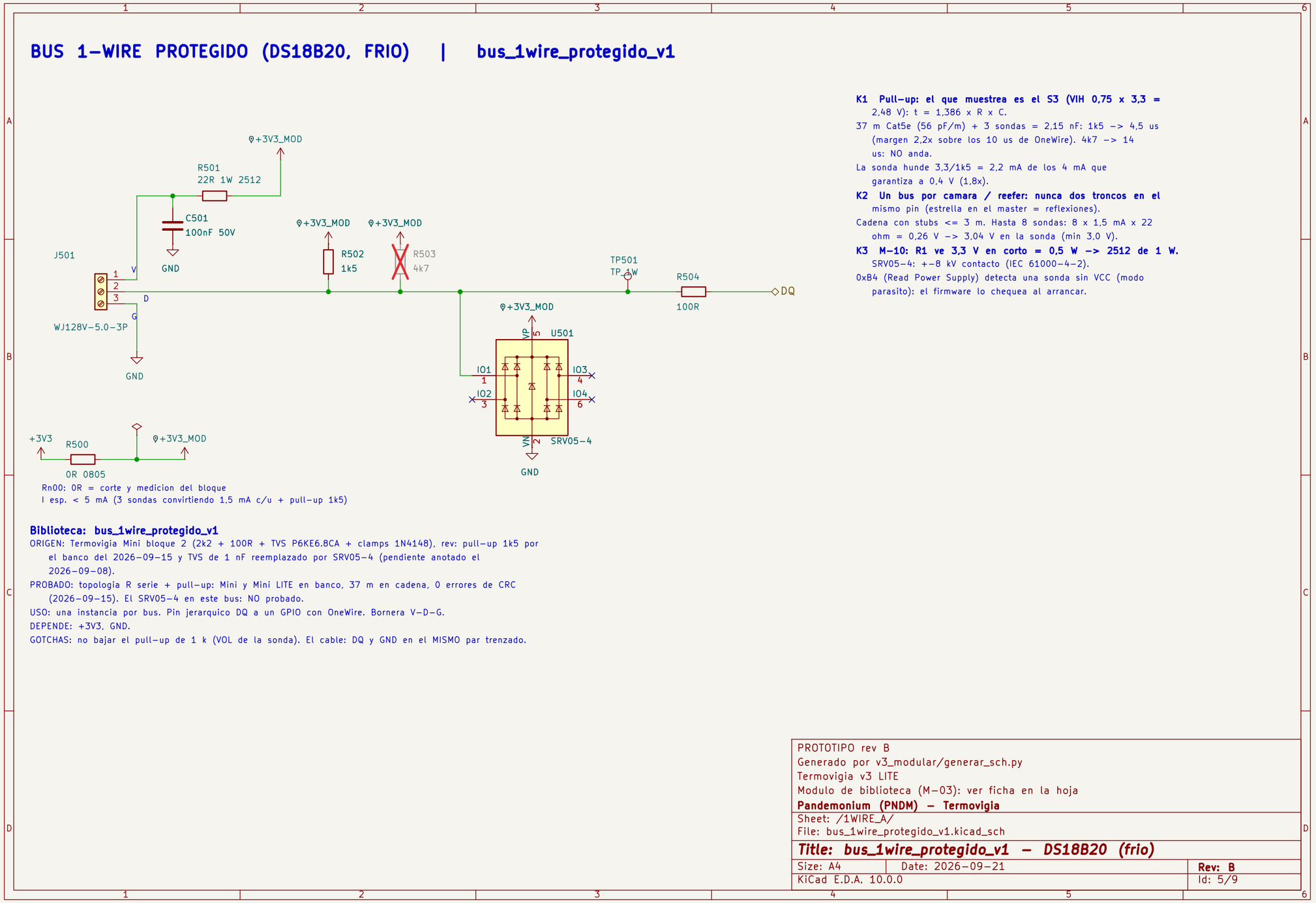
DEPENDE: +3V3, GND.

GOTCHAS: nunca conectar el boton ni el header a EN (cortocircuitarian la salida push-pull): van a MR. JP1 cortado = sin watchdog.

PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) — Termovigia
Sheet: /SUPERVISOR_WDT/
File: supervisor_tps3823_v1.kicad_sch
Title: supervisor_tps3823_v1 — reset + watchdog
Size: A3 | Date: 2026-09-21 | **Rev: B**
KiCad E.D.A. 10.0.0 | Id: 4/9

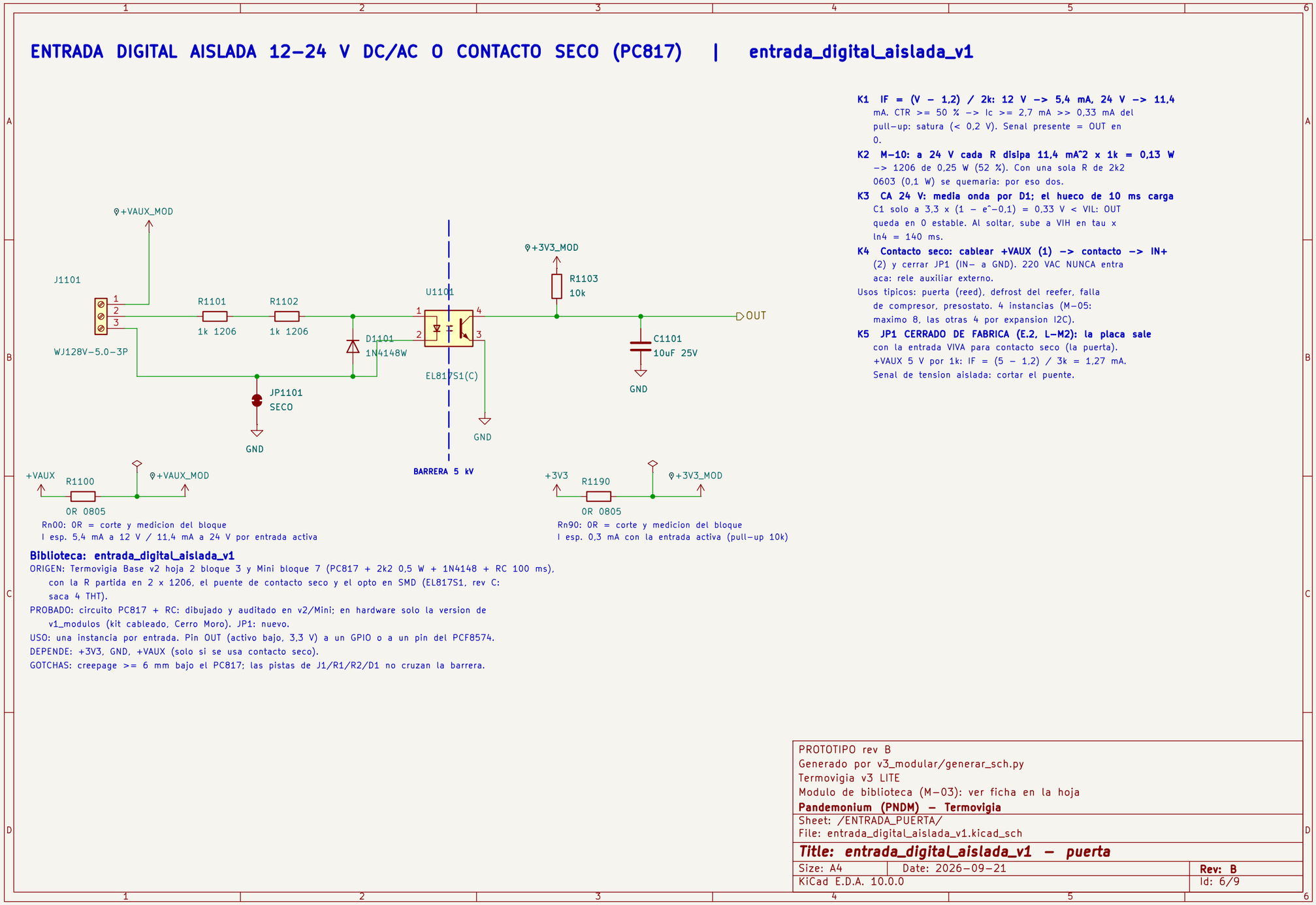
Esquemático · 1WIRE_A

hoja 5 de 9 · vectorial, se puede ampliar



Esquemático · ENTRADA_PUERTA

hoja 6 de 9 · vectorial, se puede ampliar

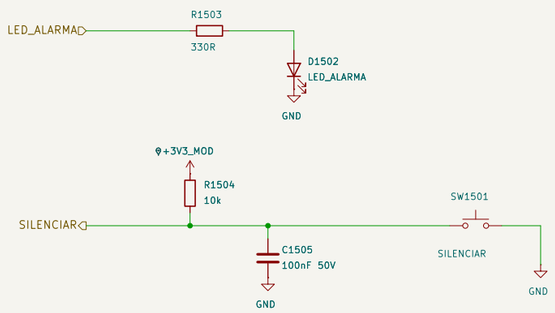


Esquemático · AVISOS_LOCALES

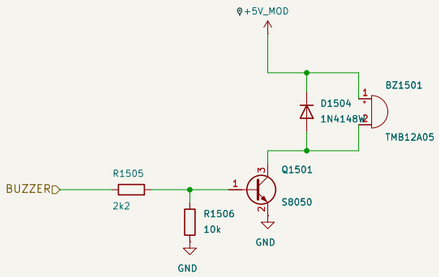
hoja 7 de 9 · vectorial, se puede ampliar

AVISOS LOCALES POR GPIO: LED ROJO DE ALARMA, BOTON SILENCIAR, BUZZER, LED RGB (sin expansor I2C) | **avisos_locales_gpio_v1**

1) LED ROJO DE ALARMA (GPIO41, activo alto) Y BOTON SILENCIAR (GPIO7, activo bajo)



2) BUZZER 5 V (GPIO42)



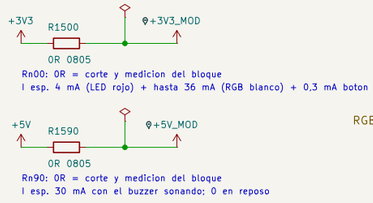
K1 Sin PCF8574 (LITE): sobran GPIO (15 usados de 36), asi que el LED rojo y el boton van directo. Sale el expansor (USD 0,6 + 1 codigo Extended) y su direccion I2C.

K2 LED_ALARMA en IO41 = el pin de SIRENA de la completa: el firmware que prende la sirena prende este LED (misma semantica). IO41 tiene pull-up JTAG en el reset: el LED puede parpadear 1 ms al arrancar (P12, sin consecuencia en un LED).

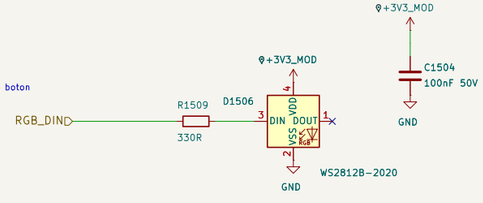
K3 Buzzer: el mismo bloque de la completa (Q1 S8050, 1,2 mA de base, Ic 30 mA, B-E 10k: callado sin firmware), desde +5V_MOD (en la LITE no hay riel respaldado).

K4 RGB WS2812B-2020 en IO48: verde = ok, azul = WIFI, amarillo = advertencia, rojo = alarma, violeta = provision. Boton SILENCIAR en IO7 con 10k + 100 nF (como BOOT).

3) AISLACION DE RIELES (M-21)



4) LED RGB DE ESTADO



Biblioteca: avisos_locales_gpio_v1

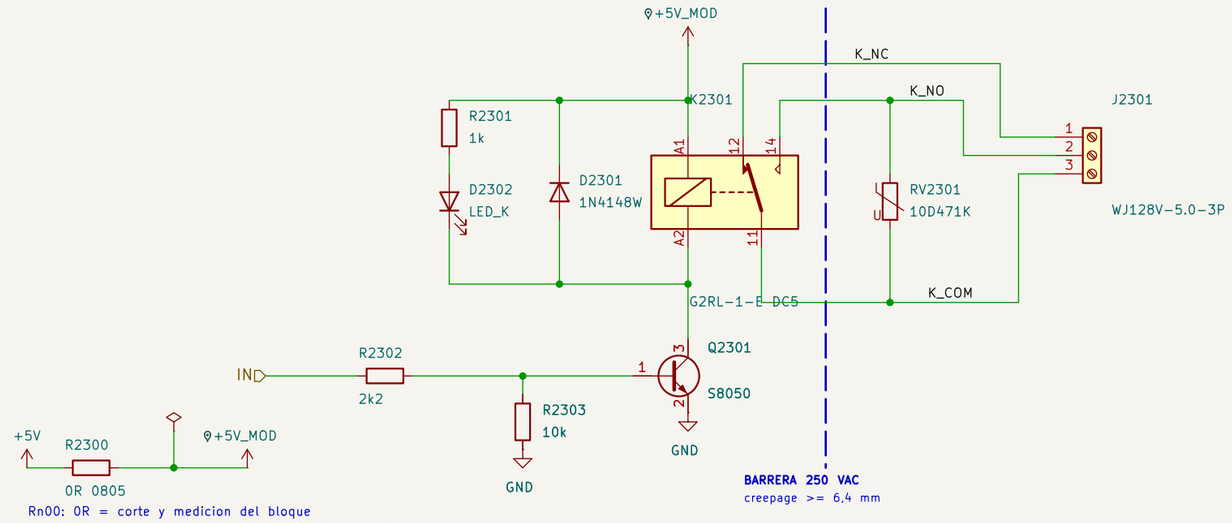
ORIGEN: nuevo en Termovigia v3 LITE (2026-09-21, P16): avisos_locales_pcf8574_v1 sin expansor ni sirena. Buzzer y RGB = los bloques de esa hoja (bloque_buzzer / bloque_rgb).
PROBADO: buzzer: Mini/kit v1 en campo. LED y boton por GPIO: circuito trivial, NO probado en esta placa.
USO: una instancia. LED_ALARMA, BUZZER, RGB_DIN desde GPIO; SILENCIAR (activo bajo) a un GPIO.
DEPENDE: +3V3, +5V, GND.
GOTCHAS: no colgar cargas de potencia de los GPIO. Para sirena: usar la completa (avisos_locales_pcf8574_v1).

PROTOTIPO rev B	
Generado por v3_modular/generar_sch.py	
Termovigia v3 LITE	
Modulo de biblioteca (M-03): ver ficha en la hoja	
Pandemonium (PNDM) – Termovigia	
Sheet: /AVISOS_LOCALES/	
File: avisos_locales_gpio_v1.kicad_sch	
Title: avisos_locales_gpio_v1 – avisos por GPIO	
Size: A3 — Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0	Id: 7/9

Esquemático · RELE_1

hoja 8 de 9 · vectorial, se puede ampliar

SALIDA DE RELE 250 VAC (OMRON G2RL-1-E, AISLACION REFORZADA BOBINA-CONTACTO) CON DRIVER, LED, MOV | rele_10a_driver_v1



Rn00: 0R = corte y medicion del bloque
I esp. 80 mA con la bobina activada (62,5 ohm); 0 en reposo

Biblioteca: rele_10a_driver_v1

ORIGEN: Termovigia Base v2 hoja 4 (BC547 + R B-E 10k + modulo de rele comercial) pasado a rele on-board + S8050 + MOV; E.2: Omron G2RL-1-E (aislacion reforzada) en lugar del Songle SRD.

PROBADO: driver BC547/S8050 con B-E 10k: auditado en v2 (H5). Rele on-board: NO probado por nosotros (G2RL: pieza de catalogo Omron, UL/VDE).

USO: una instancia por rele. Pin jerarquico IN (3,3 V, activo alto). Bornera NC / NO / COM.

DEPENDE: un riel de 5 V (parametro 'riel' de la placa: +5V_SYS en la completa, respaldado por la celda; +5V en la LITE), GND.

GOTCHAS: la bobina consume 80 mA del riel de 5 V cada rele: contarlos en el presupuesto del riel (en la completa, en la autonomia de la celda). Contacto: la corriente declarada la da la pista (parametro i_decl).

K1 Bobina 80 mA (G2RL 5 V: 62,5 ohm, 400 mW; operate <= 70 % = 3,5 V, hoja p.2): Q1 S8050 (Ic 500 mA) con Ib 1,2 mA -> hFE forzado 68 < 120 min: saturado (Vce < 0,3 V). GPIO HIGH = rele ON.

K2 R3 10k B-E: con el GPIO en alta impedancia (arranque, reset, flasheo) Vbe = 0 -> el rele NO se pega. Regla del producto: sin firmware, todo apagado.

K3 Aislacion (E.2, N-A2): el SRD-05VDC era BASICA (1500 VAC bobina-contacto). G2RL-1-E: 5000 VAC bobina-contacto 1 min, clearance y creepage 8 mm min, 'Reinforced' (hoja Omron p.3 y p.7): del lado de la bobina queda SELV accesible (sondas, USB, entradas). Sin excepcion en el .kicad_dru: dentro de la huella la bobina (A1/A2) queda a 13 mm de borde a borde del NC.

K4 Contactos: 16 A 250 VAC resistivo (pieza): la PLACA declara 5 A resistivo (lo fija la pista, D23). Inductivo: AC15 3 A a 240 VAC en NO (hoja p.7): compresores y motores SOLO por contactor externo (la bobina del contactor si entra). MOV 10D471K (M-10: 250 Vrms x 1,41 = 353 Vpk < 470 V). Redes K_* = netclass RELE_250VAC (.kicad_dru: >= 6,4 mm a todo lo demas).

Escala M-05: 2 instancias en placa, maximo comercial 4 -> las 3 y 4 por expansion (PCF8574 + este mismo modulo en una placa hija). Huella 29 x 12,7 mm, 8 pines 1,3 mm (hoja p.6).

PROTOTIPO rev B
Generado por v3_modular/generar_sch.py
Termovigia v3 LITE
Modulo de biblioteca (M-03): ver ficha en la hoja
Pandemonium (PNDM) - Termovigia

Sheet: /RELE_1/
File: rele_10a_driver_v1.kicad_sch

Title: rele_10a_driver_v1 - rele G2RL, 5 A declarados

Size: A4	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 8/9

Esquemático · OLED_I2C

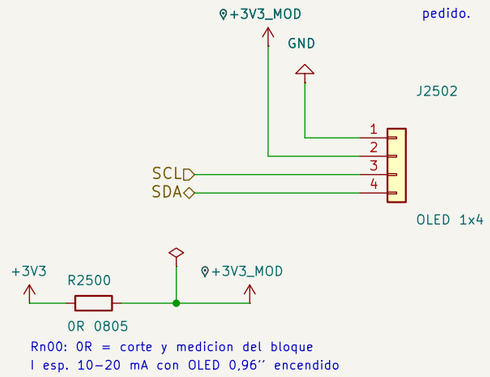
hoja 9 de 9 · vectorial, se puede ampliar

PANTALLA OLED 0,96'' I2C (HEADER 1x4) | oled_i2c_v1

K1 Header del OLED de la completa (bloque_oled de expansion_oled_v1) sin el conector de expansion 2x6: la LITE no se expande (M-05: para mas sondas, reles o 4G esta la completa).

K2 I2C: solo el OLED (0x3C); pull-ups 4k7 en la hoja MCU. El bus queda libre para un sensor I2C por el mismo header (p.ej. SHT31 0x44 de humedad).

K3 OLED 20 mA a 3,3 V; cable de 4 hilos <= 30 cm a la tapa. Primera tanda: header poblado, display a pedido.



Rn00: 0R = corte y medicion del bloque
I esp. 10-20 mA con OLED 0,96'' encendido

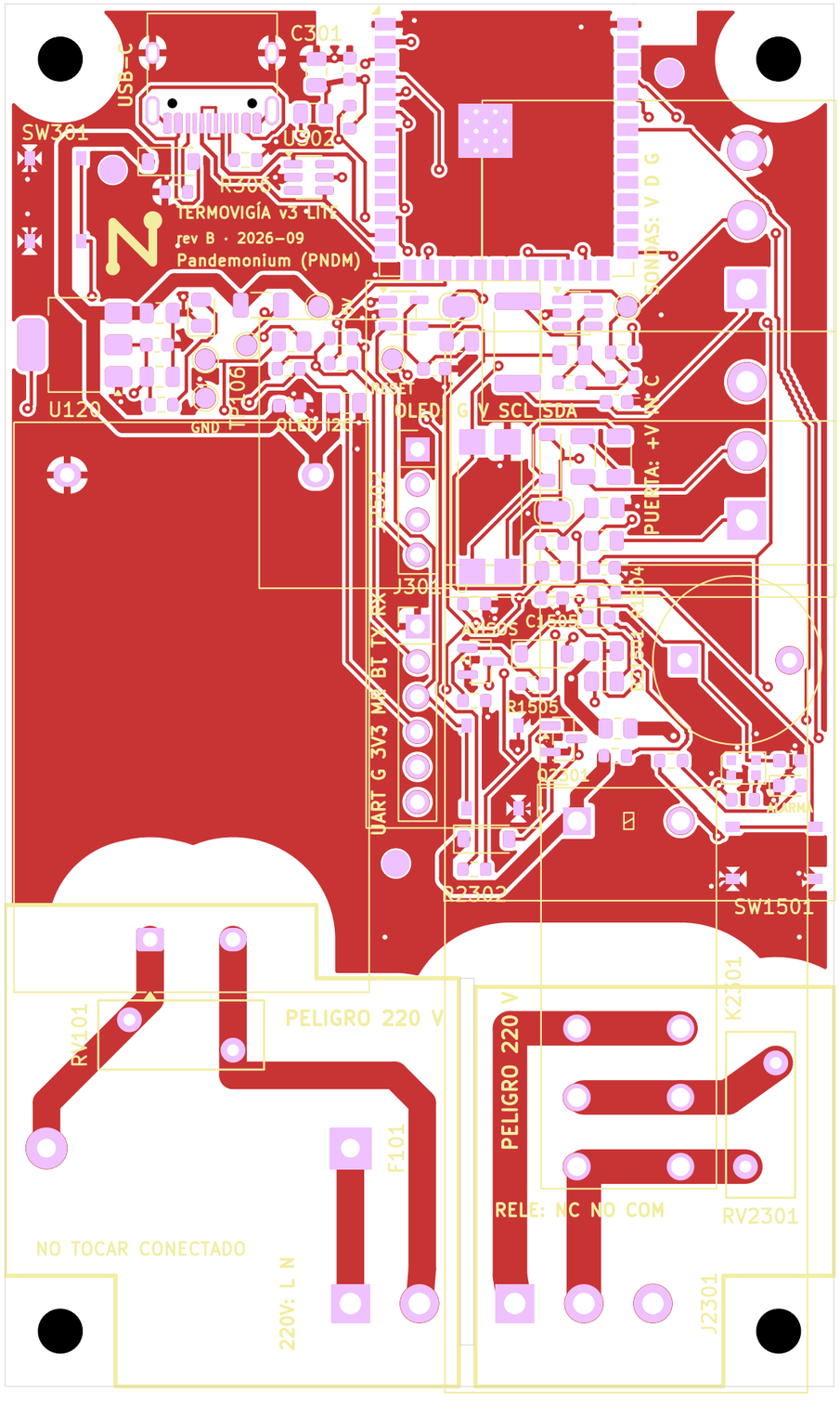
Biblioteca: oled_i2c_v1

ORIGEN: nuevo en Termovigia v3 LITE (2026-09-21, P16): el header OLED de expansion_oled_v1 (orden GND-VCC-SCL-SDA auditado en v2, H4) solo.
PROBADO: orden de pines del OLED auditado en v2 (H4). Header: NO probado.
USO: una instancia. SDA/SCL al bus I2C del MCU.
DEPENDE: +3V3, GND, I2C.
GOTCHAS: verificar el orden de pines del modulo OLED comprado (hay modulos VCC-GND): el header esta en el orden de los comunes.

PROTOTIPO rev B		
Generado por v3_modular/generar_sch.py		
Termovigia v3 LITE		
Modulo de biblioteca (M-03): ver ficha en la hoja		
Pandemonium (PNDM) - Termovigia		
Sheet: /OLED_I2C/		
File: oled_i2c_v1.kicad_sch		
Title: oled_i2c_v1 - header OLED I2C		
Size: A4	Date: 2026-09-21	**Rev: B**
KiCad E.D.A. 10.0.0		Id: 9/9

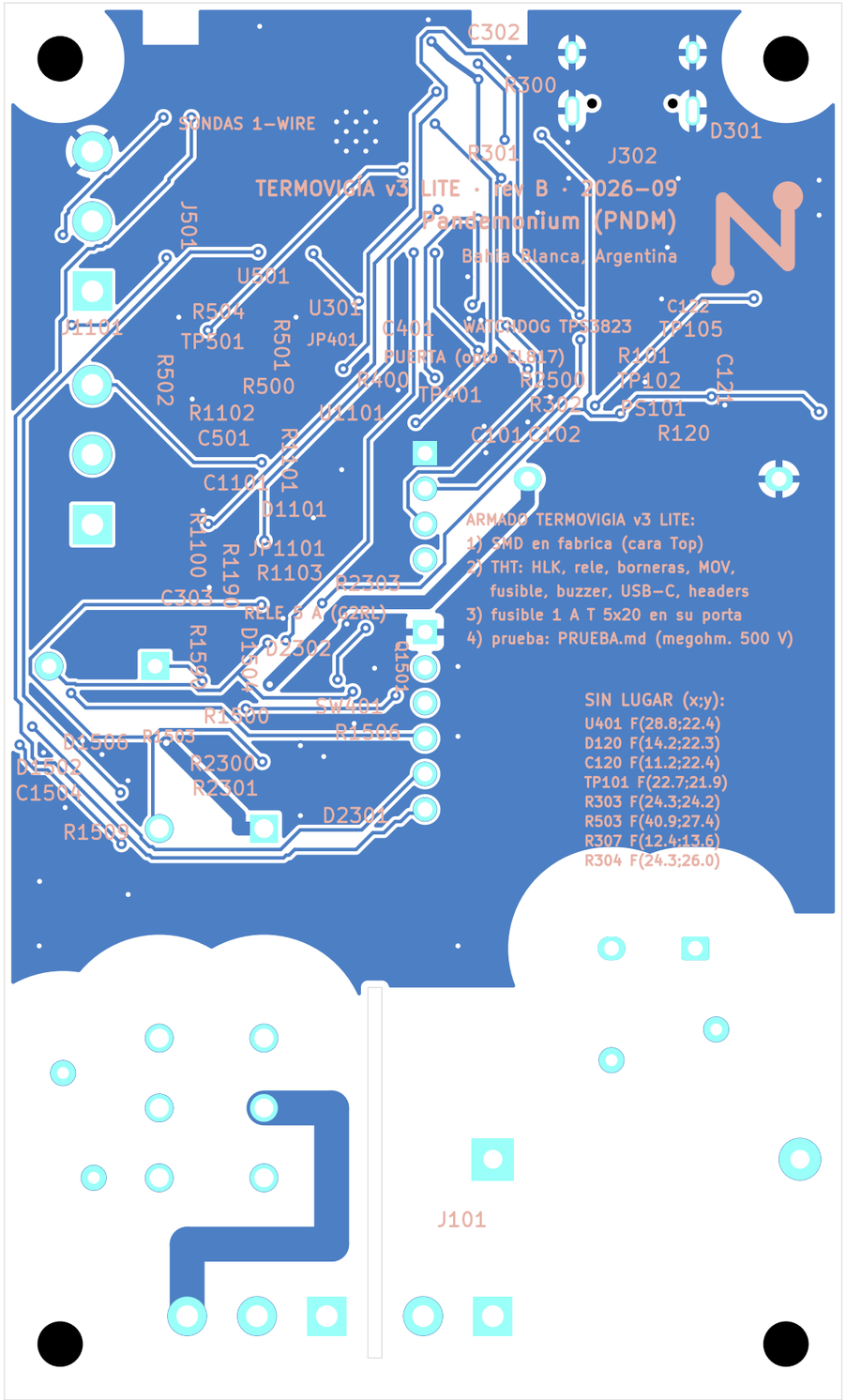
PCB · cara superior

F.Cu + F.Mask + F.Silkscreen + Edge.Cuts · vectorial



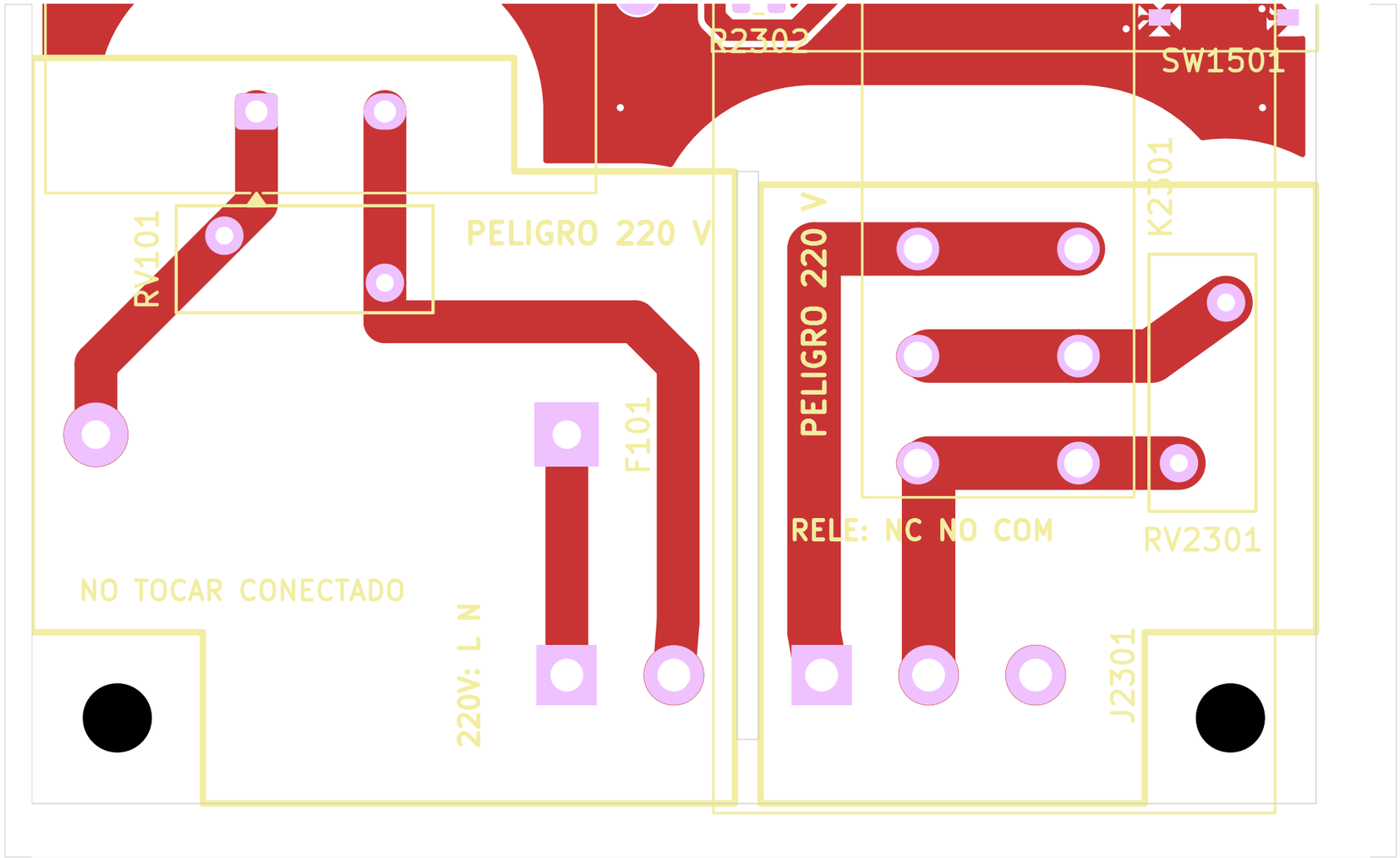
PCB · cara inferior (vista desde abajo, espejada)

B.Cu + B.Mask + B.Silkscreen + Edge.Cuts · vectorial



Zona clave · Zona 220 V: primario, fusible, MOV y barrera con los contactos del relé

recorte vectorial de la cara superior · x 0-60 mm, y 65-100 mm



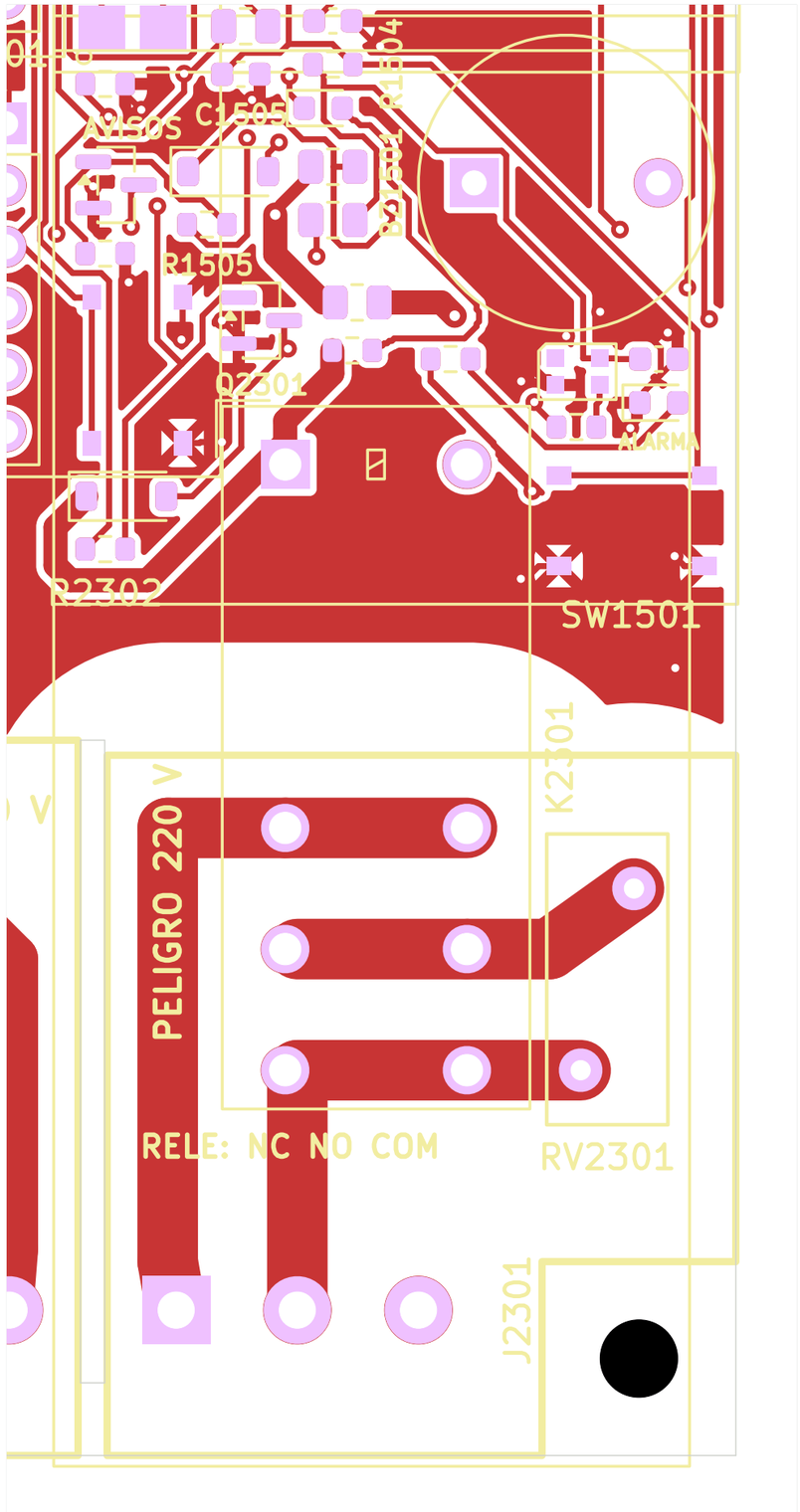
Zona 220 V: primario, fusible, MOV y barrera con los contactos del relé

Barrera de red medida sobre el cobre ruteado: **primario ↔ SELV 6,40 mm** (regla 6,4 mm, M-15, en el .kicad_dru), **primario ↔ contactos del relé 4,10 mm** (regla 4,0) más una **ranura fresada de 1 mm**. Pistas de primario de 2,0 mm. Ningún plano GND dentro de la zona. La barrera interna de la fuente queda dentro del módulo HLK.

Ampliación ≈ 4.1× sobre el tamaño real.

Zona clave · Relé Omron G2RL y bornera de contactos

recorte vectorial de la cara superior · x 32-60 mm, y 43-100 mm



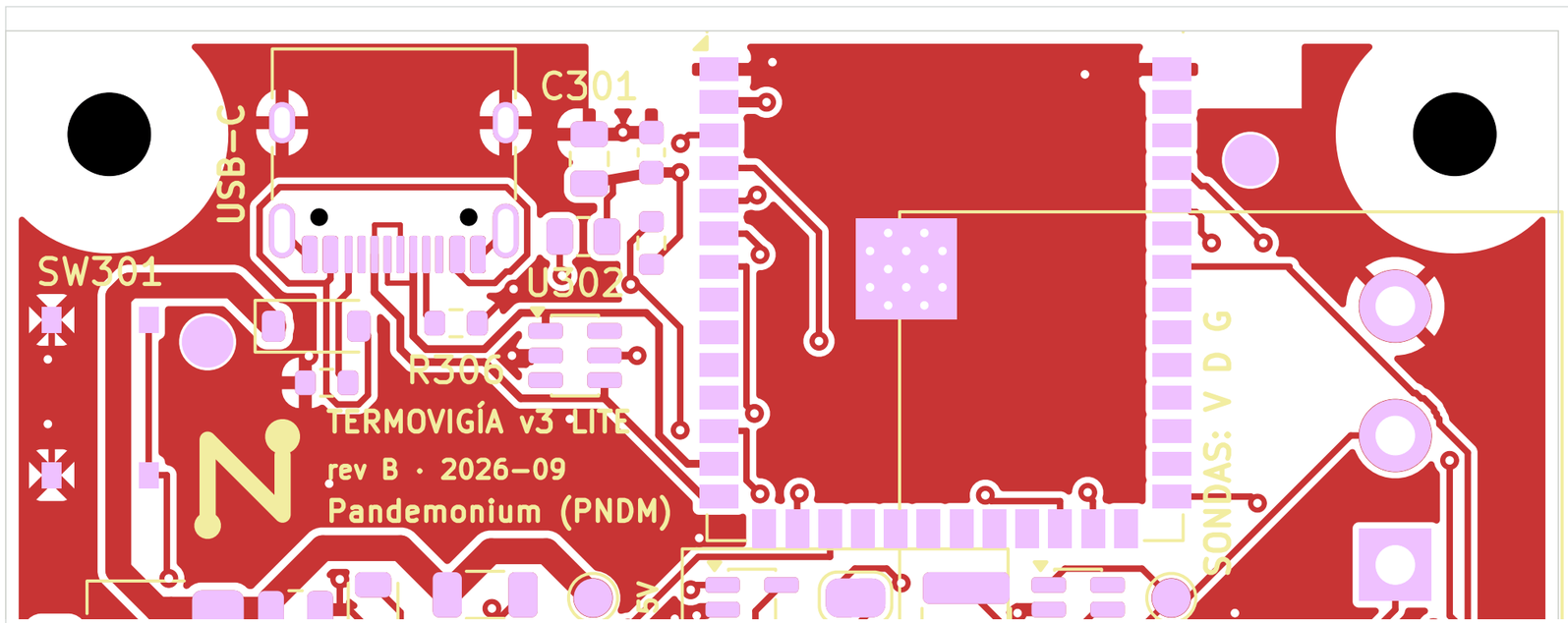
Relé Omron G2RL y bornera de contactos

Relé con aislación **reforzada bobina-contacto (5 kVAC, 8 mm)**: bobina arriba (SELV), contactos abajo hacia J2301. Contactos NC/NO por F.Cu y COM por B.Cu, pistas de **2,5 mm** (5 A resistivos). Contactos ↔ SELV medido: **6,40 mm**. COM ↔ agujero H4: 6,32 mm → tornillos de nylon en H3/H4.

Ampliación ≈ 4.0× sobre el tamaño real.

Zona clave · ESP32-S3 + USB-C

recorte vectorial de la cara superior · x 1-60 mm, y -0-20 mm



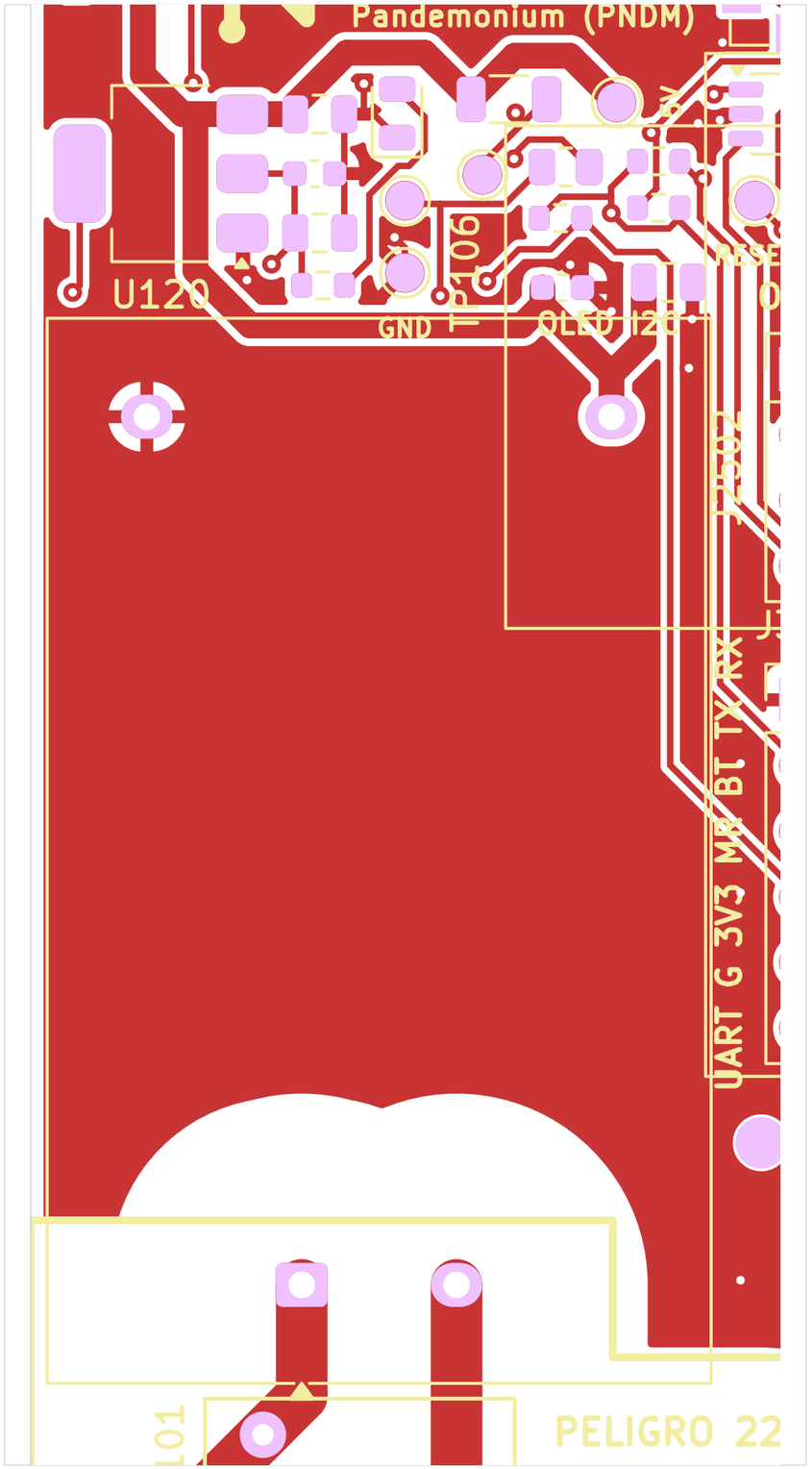
ESP32-S3 + USB-C

Antena del módulo afuera del borde con keepout de cobre a los costados. Par USB D+/D− en F.Cu, **sin vías**, 0,30 mm, con el SRV05 (ESD) en el camino (D+ 22,7 mm, D− 23,8 mm). BOOT/WiFi junto al conector. R0 del bloque (M-21).

Ampliación ≈ 4.2× sobre el tamaño real.

Zona clave · Fuente y regulación: HLK-5M05 → +5 V → AMS1117 → +3V3

recorte vectorial de la cara superior · x 0-27 mm, y 21-72 mm



Fuente y regulación: HLK-5M05 → +5 V → AMS1117 → +3V3

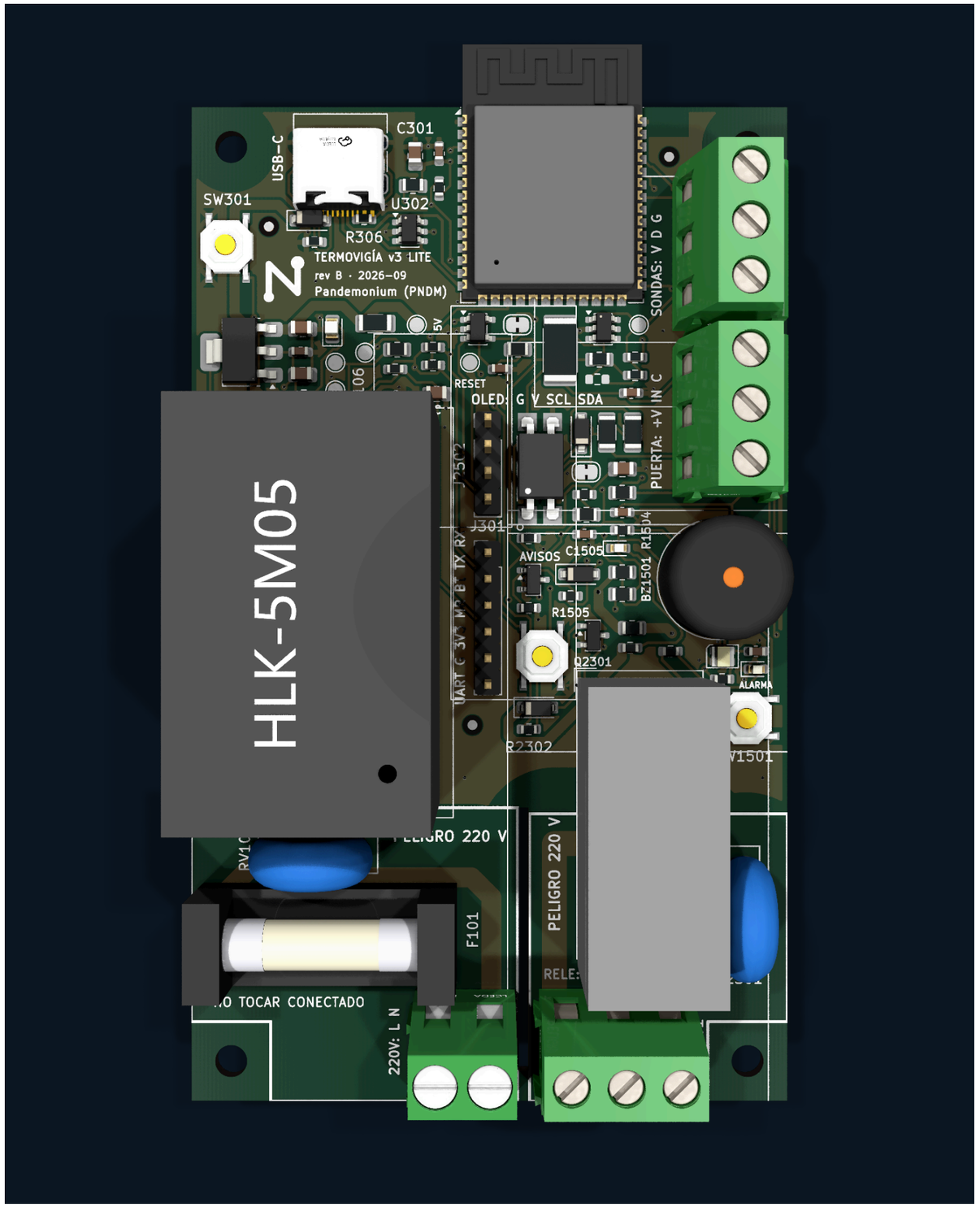
Salida de 5 V del módulo aislado, LDO de 3,3 V con sus capacitores a 2,0-3,1 mm de los pines y puntos de prueba de cada riel (TP_5V, TP_3V3, TP_GND) para la puesta en marcha bloque por bloque.

Ampliación ≈ 4.4× sobre el tamaño real.

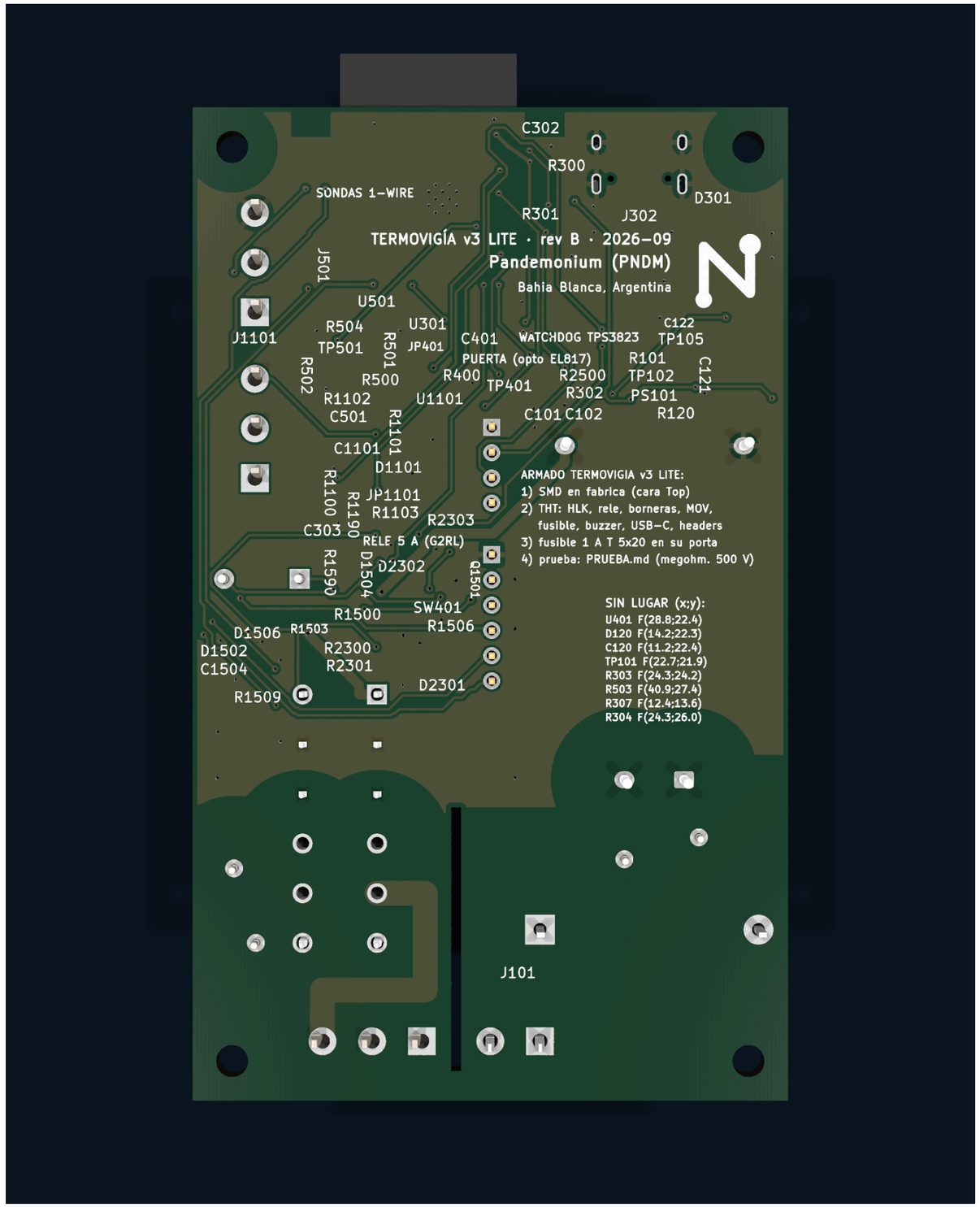
3D · las dos caras

render de kicad-cli con los modelos de las piezas de la BOM

Cara superior · pcb_3d.png

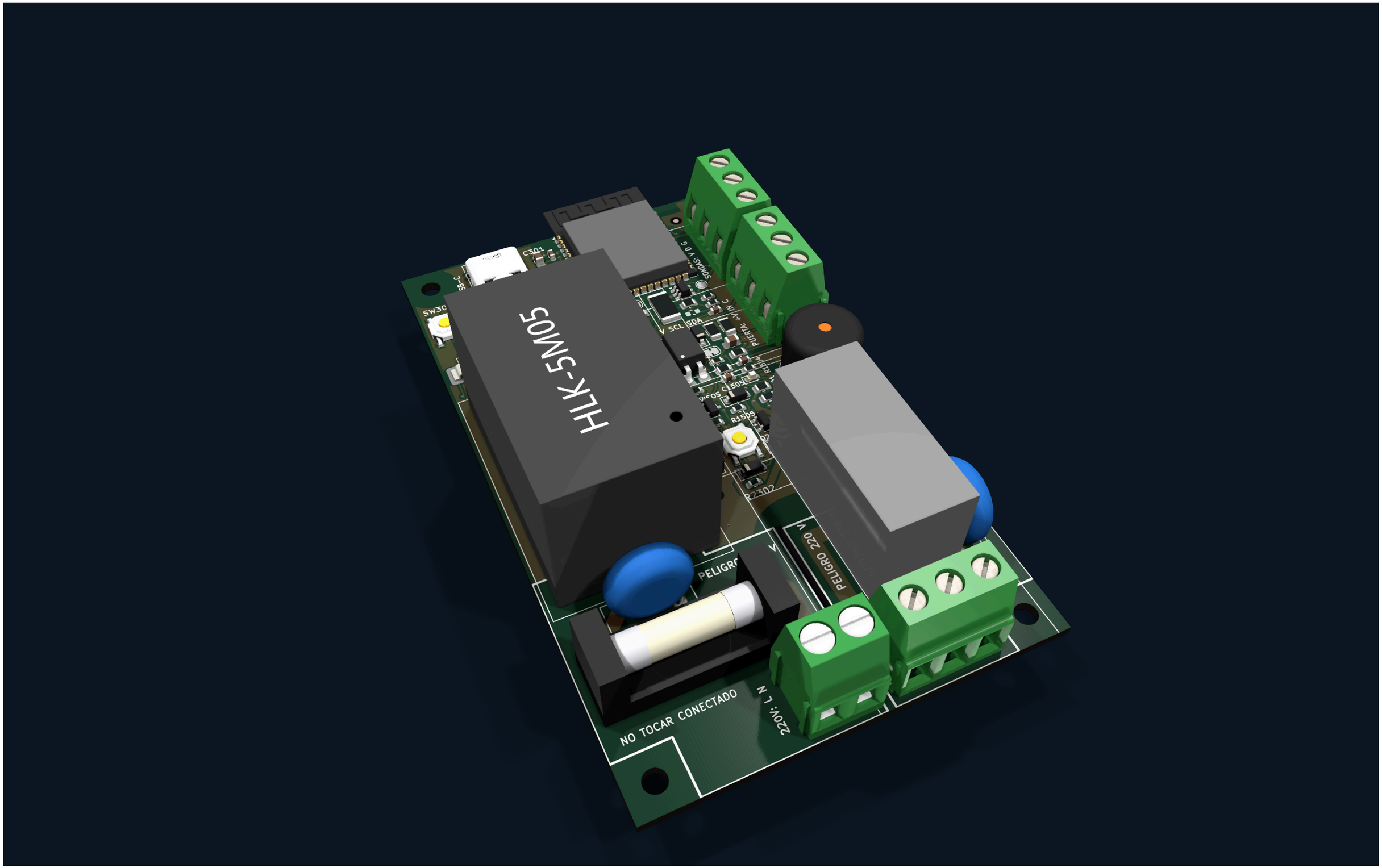


Cara inferior · pcb_3d_bottom.png



3D · isométrica

pcb_3d_iso.png



Datos para decidir la fabricación

medido hoy del .kicad_pcb con kicad-cli · 24/09/2026 14:10

La placa

Tamaño: 60 × 100 mm · espesor 1,6 mm

Capas de cobre: 2 · F.Cu / B.Cu

Componentes: 89 (88 pobladas, 1 DNP) + 3 fiduciales · 83 redes · 37 códigos JLC

Módulos: 8 módulos de biblioteca, los mismos de la INDUSTRIAL

Cobre: 894 tramos de pista · 103 vías · 10 zonas

DRC: 0 conexiones sin rutear · 4 errores y 162 advertencias de DRC (--severity-all)

Conectividad desde el cobre: Abiertos: 0 · Discrepancias pad↔red: 0. "Cortos": 2, **los dos son puentes de soldadura normalmente cerrados, por diseño** (huella SolderJumper-2_P1.3mm_Bridged): 7 polígonos de relleno con anillo auto-tangente (válidos en KiCad, inválidos en Shapely) reparados con make_valid

Resultado del ruteo

Ruteada al 100 %: 0 conexiones sin rutear, 0 errores eléctricos de DRC, 0 abiertos y 0 cortos no intencionales medidos desde el cobre. Único error de DRC que queda: 4 annular_width del blindaje del USB-C (heredado de la huella, ver §3).

Costo puesto en Bahía Blanca (USD, con envío e impuestos)

	× 5	× 10
Componentes (lote)	70,37	125,08
Fee Extended × 3,07	21,49-49,12	21,49-49,12
PCB 2 capas + ensamblado	20,01	27,72
FOB	111,86-139,49	174,29-201,92
Envío DHL	35	40
IVA + derechos + gestión	45,84-51,64	60,00-65,80
Total de la tanda	**193-226**	**274-308**
Por equipo (placa armada)	**38,5-45,2**	**27,4-30,8**

v3_lite/COSTEO_LITE.md (API de JLC, 21-sep). El rango: si JLC cobra o no el fee Extended a los THT (no confirmado).

Lo que falta antes de pedir

1. **B.Cu no es un plano entero**: FreeRouting tiró ~790 mm de pista en B.Cu; el plano GND queda con cortes largos (se ve en pcb_bottom.png). Eléctricamente conecta (conectividad 0/0), pero los retornos rodean. Mejora: re-rutear a mano 5–6 señales lentas (I2C, 1-Wire, BOOT/EN) para liberar el plano bajo el módulo. No bloquea una primera tanda de prototipos.
2. Desacople del pin 2 del ESP32 por vía (~7 mm de camino) por el keepout de antena: aceptable para el módulo (tiene desacople interno), mejorable corriendo el keepout.
3. Tornillos de NYLON en H3/H4 (6,32 mm del COM al agujero).
4. CPL_JLC.csv: las rotaciones salen de KiCad; **revisar en el visor de JLC** (algunas huellas tienen offset de rotación en su librería: SOT-23-6, AMS1117, ESP32).
5. USB-C (J302) tiene atributo SMD → va en el BOM de JLC (lo monta la fábrica); la nota de armado de la serigrafía lo lista entre los THT a mano. Decidir uno.
6. Cosmético: la "P" de un "PELIGRO 220 V" y la "N" de "NO TOCAR CONECTADO" quedan tapadas por el cuerpo del HLK y del portafusible.
7. M-09: cuando se decida fabricar, tag fab-v3.0-lite-AAAA-MM-DD y regenerar desde el tag. **Hoy NO se etiqueta** (decide Matías).
8. Cotización real en jlcpcb.com (la placa × 10 y el envío DHL son estimados).
9. Decisiones de Matías: headers por JLC o a mano; fuente HLK sin certificación o Mean Well IRM-05-5 certificada.
10. Antes de VENDER la LITE: definir el régimen de certificación (verificación LITE B).

Fuente: §10 de VERIFICACION_PCB.md (@pcb) + pendientes de los documentos de diseño.